

FED

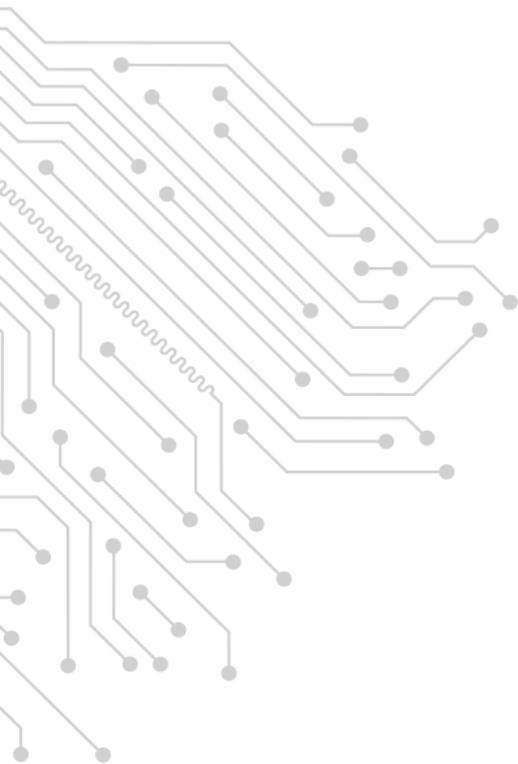
— Wir verbinden

Seminar- kompass

2026



www.fed.de



Impressum

Seminarkompass 2026
1. Auflage

Fachverband Elektronikdesign
und -fertigung e. V.
Frankfurter Allee 73c
10247 Berlin
Tel. 030 3406030 50
Fax. 030 3406030 61
E-Mail: info@fed.de

Layout: Limeflavour
Erstellung/Satz: FED e. V.
Bilder Cover und Innenteil: Pixabay, Fotolia, Adobe Stock, FED

Haftungsausschluss

Bei der Erstellung der Broschüre Seminarkompass wurden alle Anstrengungen unternommen, um die darin enthaltenen Informationen möglichst aktuell, sachlich korrekt und eindeutig zu halten. Trotz aller Sorgfalt kann es jedoch zu unbeabsichtigten Fehlern kommen. Der FED schließt daher insbesondere jegliche Haftung für Tipp- oder Druckfehler und für die Exaktheit, Vollständigkeit und Aktualität der in dieser Broschüre enthaltenen Informationen aus.

Die in dieser Broschüre bereitgehaltenen Informationen und Daten können jederzeit ohne Vorankündigung geändert werden. Sie werden vom FED unverbindlich und unter Ausschluss jeglicher Garantien oder Zusicherungen angeboten. In keinem Fall haftet der FED für irgendeinen direkten, indirekten, besonderen, Begleit- oder Folgeschaden oder entgangenen Gewinn, die sich aus dem Gebrauch oder Fehlgebrauch von Informationen oder aus unvollständigen Informationen aus dieser Broschüre ergeben.



Liebe Leserinnen und Leser,

die Elektronikbranche befindet sich derzeit in einer besonders herausfordernden Phase. Die aktuelle Krise wirkt sich nach wie vor spürbar aus: schwankende Märkte, Investitionszurückhaltung und der Druck, trotz wirtschaftlicher Unsicherheiten innovationsfähig zu bleiben. Gleichzeitig schreitet die Digitalisierung weiter voran. Technologien wie künstliche Intelligenz verändern Produktionsprozesse in rasantem Tempo. Hinzu kommen steigende Materialpreise und verschärfte Nachhaltigkeitsanforderungen.

Gerade jetzt wird deutlich, dass Aus- und Weiterbildung weit mehr ist als eine begleitende Maßnahme – sie ist eine zentrale Voraussetzung, um die Krise zu meistern und die Wettbewerbsfähigkeit der Elektronikfertigung langfristig zu sichern. Nur durch kontinuierliche Qualifizierung lassen sich Innovationskraft und technologische Kompetenz erhalten und ausbauen. Unternehmen, die in die Weiterentwicklung ihrer Mitarbeiter investieren, schaffen sich die Grundlage, gestärkt aus dieser schwierigen Phase hervorzugehen.

Der FED unterstützt Sie dabei mit einem umfassenden Angebot an Seminaren, die wir auf Wunsch auch als Inhouse-Schulungen durchführen. Gemeinsam mit Ihnen entwickeln wir Konzepte, die genau auf Ihre Anforderungen abgestimmt sind. Einen Überblick über alle aktuellen Schulungen finden Sie jederzeit in unserem Seminarkalender unter fed.de/weiterbildung.

Mit den besten Grüßen aus Berlin

Christoph Bornhorn
FED-Geschäftsführer

Inhalt

Zertifizierter Elektronik-Designer

Aus- und Weiterbildungskonzept für Designer	Seite 7
ZED Level I - Grundlagenkurs Leiterplatten-Design	8
ZED Level II - Leiterplatten- und Baugruppen-Design 1	9
ZED Level III - Leiterplatten- und Baugruppen-Design 2	10
ZED Level IV - Pflichtseminar und Wahlseminar	11
Elektronikkühlung (ZED Level IV).....	12
EMV-Baugruppen-Design (ZED Level IV)	13
Grundlagen der modernen Baugruppenfertigung (ZED Level IV)	14
High-Density-Interconnect und Microvias (ZED Level IV).....	15
High-Power-Baugruppen-Design (ZED Level IV)	16
High-Speed-Baugruppen-Design (ZED Level IV).....	17
Inboarding - Embedding im PCB-Design (ZED Level IV)	18
Qualität im Designprozess (ZED Level IV)	19
NEU ECAD-Bibliotheken	20
14. PCB-Designer-Tag.....	21

Leiterplatten- und Baugruppenfertigung

Abnahmekriterien für elektronische Baugruppen	24
Anwendung und Verarbeitung von Schutzlacken	25
Der Weg zur abnahmefähigen elektronischen Baugruppe.....	26
Kabelkonfektion Praxis.....	27
NEU Kostenorientiertes Design elektronischer Baugruppen	28
Obsoleszenz-Management in der Elektronik.....	29
Signal Integrity Simulation	30
Power Integrity Simulation	31
Reflowlöten: Mysterium Reflowlötprofile.....	32
Das Reflowlötprofil - All you need is heat	33
Qualität und Zuverlässigkeit von Leiterplatten und Baugruppen	34
NEU Solderballs nach dem Reflowlöten	35
Testverfahren für elektronische Baugruppen.....	36
Wenn Elektronik brennt	37

Systematische Ausbildung von ESD-Schutz-Fachkräften

ESD-Schutzmanagement Grundlagen	40
ESD-Schutzmanagement.....	41
ESD-Tutorial.....	42
ESD-Schutzmanagement-Audit Grundlagen.....	43
ESD-Schutzmanagement-Auditor	44



IPC-zertifizierte Schulungen

IPC-A-600 CIS/Spezialist.....	48
IPC-A-600 CIT/Trainer	49
IPC-A-610 CIS/Spezialist.....	50
IPC-A-610 CIT/Trainer	51
IPC/WHMA-A-620 CIS/Spezialist.....	52
IPC/WHMA-A-620 CIT/Trainer.....	53

Seminars in English

Inboarding - Embedding in PCB Design	56
Obsolescence management in electronics.....	57
Signal Integrity Simulation	58
Power Integrity Simulation	59

Allgemeine Informationen

PEDC-Konferenz.....	45
FED-Konferenz.....	60
Über den FED	62
Inhouse-Schulungen	64
Terminkalender	66
Hinweise und Anmeldung.....	68
Ihr Seminarteam.....	69





Zertifizierter Elektronik-Designer

Das Aus- und Weiterbildungskonzept für Leiterplattendesigner

Eine wichtige Aufgabe sieht der FED in der Erhöhung der beruflichen Kompetenz und Akzeptanz der Leiterplattendesigner. Der FED hat deshalb ein europaweit einmaliges Aus- und Weiterbildungskonzept entwickelt.

In den Seminaren und Kursen der ZED Level I bis IV wird den Teilnehmern fachliches Grund- und Spezialwissen im Bereich des Leiterplatten- und Baugruppendesigns vermittelt. Im Vordergrund steht die Einbindung der Designer in den gesamten Produktprozess.

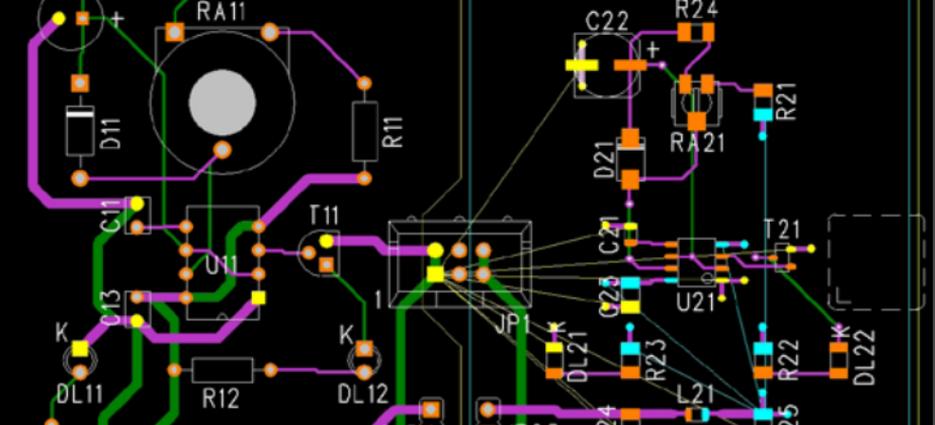
Nach jedem abgeschlossenen ZED Level erhalten die Teilnehmer ein Zertifikat. Nach erfolgreichem Absolvieren aller ZED Level I - IV erlangen die Teilnehmer den Titel **Zertifizierter Elektronik-Designer ZED**. Sie sind damit qualifiziert, im Unternehmen einen effektiven Designprozess umzusetzen.



Scannen Sie den QR-Code , um zu den aktuellen Terminen auf unserer Website zu kommen.



www.fed.de/zed



ZED Level I - PCB-Design Theorie mit Praxis 2-4 Lagen

2 x 5-tägiger Intensivkurs zur Erstellung eines Leiterplattendesigns mit Prüfung

Den Teilnehmern werden die Grundlagen zur Erstellung eines Leiterplattendesigns vermittelt. Dies schließt den gesamten Designprozess, inklusive der Erstellung der Fertigungsdaten und der Dokumentation ein. Im Praxisteil erhalten die Teilnehmer eine Einweisung in eine handelsübliche CAD-Software. Zudem wird eine Firmenbesichtigung bei einem Leiterplatten- und Baugruppenhersteller durchgeführt. Besondere Aufmerksamkeit wird der Qualitätstechnik gewidmet.

Zielgruppen: Entwickelt wurde der Kurs für Umsteiger, Berufsanfänger, Techniker und Ingenieure, die sich in eine neue Disziplin einarbeiten wollen. Fachkräfte in der Prozesskette erwerben ein tieferes Verständnis des Leiterplattendesigns.

Referenten: Dieter Wachter, Alexander Wilke

Teilnahmegebühren:

FED-Mitglieder	3.660 Euro
Nichtmitglieder	4.580 Euro

Termine:

- 16.-20.02. + 16.-20.03.2026, Berlin
- 08.-12.06. + 06.-10.07.2026, Berlin
- 05.-09.10. + 02.-06.11.2026, Berlin





ZED Level II - Leiterplatten- und Baugruppen-Design 1

5-tägiger Intensivkurs mit Prüfung

Der Kurs bietet einen umfassenden Einblick in das Rüstzeug des Designers und befähigt die Teilnehmer, das Wissen aus den verschiedenen Bereichen von der Elektrophysik bis zu Löt- und Testverfahren interdisziplinär zu vernetzen. Der Kurs wird mit der Prüfung ZED Level II abgeschlossen. Optional kann die Prüfung zum Certified Interconnect Designer des IPC (CID) abgelegt werden.

Zielgruppen: Der Kurs richtet sich an bereits aktive Leiterplattendesigner. Die Teilnehmer sollen über min. 2 Jahre Berufserfahrung und über Grundkenntnisse des Aufbaus, der Fertigung und der Funktion von Leiterplatten und Baugruppen verfügen.

Referenten: Gerhard Gröner, Markus Biener, Friedbert Hillebrand, Michael Matthes, Jennifer Vincenz

Teilnahmegebühren:

FED-Mitglieder	2.770 Euro
Nichtmitglieder	3.465 Euro
CID Prüfung	750 Euro

Termine:

- 02.-06.02.2026, Berlin
- 20.-24.04.2026, Neustadt/Aisch
- 15.-19.06.2026, Berlin
- 31.08.-04.09.2026, Neustadt/Aisch
- 23.-27.11.2026, Berlin





ZED Level III - Leiterplatten- und Baugruppen-Design 2

5-tägiger Intensivkurs mit Prüfung

Der Kurs bietet eine Einarbeitung in die spezifischen Wissensgebiete EDA-Software und Bauteilebibliotheken. Weiterhin stehen die Grundlagen und Weiterentwicklungen von einfachen bis zu höchst komplexen Bauteilen mit Highspeed- und Sonderanforderungen im Fokus. Der Kurs wird mit der Prüfung ZED Level III abgeschlossen. Optional kann die Prüfung zum Certified Interconnect Designer des IPC (CID) abgelegt werden.

Zielgruppen: Der Kurs richtet sich an bereits aktive Leiterplattendesigner. Voraussetzung ist der ZED Level II.

Referenten: Michael Geraedts, Gerhard Gröner, Friedbert Hillebrand, Michael Matthes, Hermann Ruckerbauer, Jennifer Vincenz

Teilnahmegebühren:

FED-Mitglieder.....	2.770 Euro
Nichtmitglieder	3.465 Euro
CID+ Prüfung	550 Euro

Termine:

- 04.-08.05.2026, Neustadt/Aisch
- 22.-26.06.2026, Berlin
- 07.-11.09.2026, Neustadt/Aisch
- 30.11.-04.12.2026, Berlin





ZED Level IV - Wahl- und Pflichtseminare

Absolvieren Sie vier Seminare (Pflichtseminar und drei Wahlseminare)

In den ZED Level IV Seminaren erwerben die Teilnehmer hochspezialisiertes aktuelles Wissen und bilden sich zu besonders anspruchsvollen Themen im Bereich Leiterplatten- und Baugruppendesign weiter. Vielfältige Kombinationsmöglichkeiten orientieren sich an den Bedürfnissen und Wünschen der Teilnehmer bzw. Unternehmen und basieren auf gegenwärtigen und zukünftigen technologischen Herausforderungen.

Pflichtseminar

Qualität im Designprozess S. 19

Wahlseminare

Elektronikkühlung	S. 12
EMV-Baugruppen-Design	S. 13
Grundlagen der modernen Baugruppenfertigung	S. 14
High-Density-Interconnect und Microvias.....	S. 15
High-Power-Baugruppen-Design	S. 16
High-Speed-Baugruppen-Design	S. 17
Inboarding - Embedding im PCB-Design	S. 18





Elektronikkühlung in Leiterplattendesign und -fertigung

Theorie und Praxis im Wärmemanagement, ZED Level IV - Wahlseminar

Die Leistungsdichte von Baugruppen schreitet immer weiter voran, entsprechend muss die Entwärmung Schritt halten. Für das thermisch richtige Layout gibt es kein universelles Patentrezept. Das Seminar vermittelt die Grundlagen der Elektronikkühlung und liefert Konzepte für die richtige Auslegung des Leiterplatten- und Baugruppendesigns.

Zielgruppen: Das Seminar richtet sich an Elektronikentwickler und Layouter, die Kenntnisse über Wärmeausbreitung in Leiterplatten, Baugruppen und Gehäusen unter dem Aspekt der industriellen Fertigung erwerben möchten.

Referenten:

Dr. Johannes Adam, ADAM Research

Dr. Christoph Lehnberger, Andus Electronic

Teilnahmegebühren:

FED-Mitglieder	590 Euro
Nichtmitglieder	765 Euro

Termine:

21.04.2026, Berlin

23.-24.06.2026, Online-Seminar

18.11.2026, Erlangen





EMV-Baugruppen-Design

Seminar zur Behandlung von Abstrahlungsmechanismen - Praktische Übungen vertiefen das Erlernete, ZED Level IV - Wahlseminar

Im Seminar werden die Grundlagen elektromagnetischer Felder, ihre Anregung und mögliche Koppelpfade sowie parasitäre Antennen auf der Leiterplatte besprochen. Die Unterschiede zwischen Gleich- und Gegentaktabstrahlung in der Anregung und den wirksamen Antennenmechanismen werden erläutert und die Auswirkungen des Rückstrompfades in digitalen Systemen anhand von Praxisbeispielen analysiert.

Zielgruppen: Leiterplattendesigner und Schaltungsentwickler, die sich in der Elektronikentwicklung mit EMV-Problemen auseinandersetzen müssen, aber auch Leiterplattenhersteller sowie Mitarbeiter aus dem Prüf- und Testbereich von Baugruppen.

Referent: Masoud Raeisi, Zuken

Teilnahmegebühren:

FED-Mitglieder 845 Euro
Nichtmitglieder 1.135 Euro

Termine:

05.-06.03.2026, Neustadt/Aisch
21.-22.05.2026, Berlin
17.-18.09.2026, Neustadt/Aisch
10.-11.12.2026, Berlin





Grundlagen der modernen Baugruppenfertigung

Möglichkeiten der Verarbeitung aktueller Bauformen, Qualifizierung neuer Technologien, ZED Level IV - Wahlseminar

Die moderne Fertigung von Baugruppen stellt hohe Ansprüche an die Prozesse der Aufbau- und Verbindungstechnik. Im Seminar wird aufgezeigt, welchen Einfluss die Entwicklung auf die Fertigbarkeit, Prüfbarkeit und Qualität von Baugruppen hat. Es werden Möglichkeiten zur Qualifizierung, Optimierung und Qualitätssicherung von Prozessen in einer Elektronikfertigung dargestellt und technische Möglichkeiten zum Testen und zur Fehlersuche beschrieben.

Zielgruppen: Mitarbeiter/Führungskräfte aus der Elektronikfertigung, die ihre bestehenden Kenntnisse vertiefen oder auffrischen möchten, oder die eine neue Aufgabe übernehmen. Insbesondere richtet sich das Seminar an Qualitätsmitarbeiter, Einkäufer, Produktionsplaner und Projektleiter.

Referent: Stefan Burmeister, beflex electronic, FED-Vorstandsmitglied

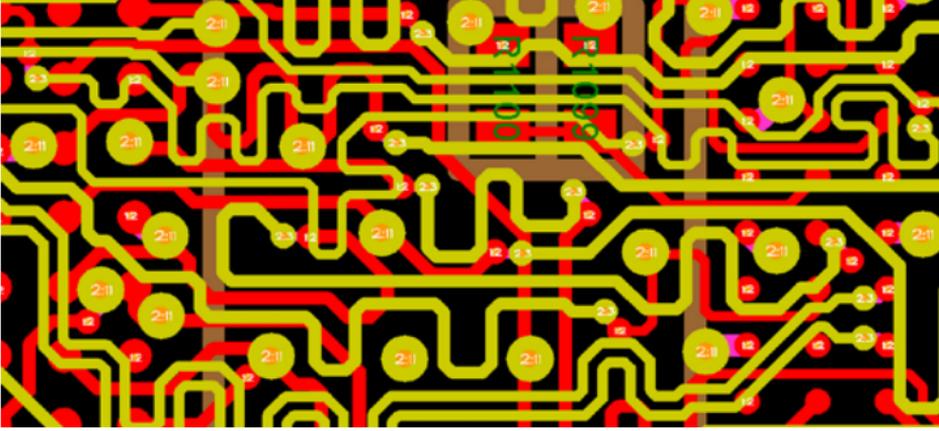
Teilnahmegebühren:

FED-Mitglieder	845 Euro
Nichtmitglieder	1.135 Euro

Termine:

- 11.-12.03.2026, Berlin
- 18.-19.06.2026, Online-Seminar
- 04.-05.11.2026, Erlangen





High-Density-Interconnect und Microvias

Einstieg in Layout-Lösungen für die kompakten und komplexen Baugruppen von heute und morgen, ZED Level IV - Wahlseminar

Dieses Seminar vermittelt Details zum erfolgreichen Einstieg in die HDI-Technologie und die damit verbundenen Herstellungsprozesse. Die Teilnehmer erhalten viele Hinweise zu Optimierungsmöglichkeiten bzgl. Signal- und Powerintegrity, Zuverlässigkeitsaspekten, EDA-Einstellungen und Kosten. Außerdem wird anhand von Applikationsbeispielen auch auf die praktische Umsetzung eingegangen.

Zielgruppen: Dieses Tagesseminar richtet sich vorrangig an bereits aktive Elektronikentwickler und PCB-Designer mit Berufserfahrung im Multilayer-Bereich, die einen fundierten Einstieg in die HDI-Technologie suchen.

Referent: Michael Schwitzer, CiBOARD electronic

Teilnahmegebühren:

FED-Mitglieder	590 Euro
Nichtmitglieder	765 Euro

Termine:

- 23.04.2026, Berlin
- 01.-02.07.2026, Online-Seminar
- 14.10.2026, Ingolstadt





High-Power-Baugruppen-Design

High-Power-Anwendungen - hohe Leistungsdichte auf und in der Leiterplatte, ZED Level IV - Wahlseminar

Im Seminar werden Inhalte, Fähigkeiten und Strategien vermittelt, wie eine Baugruppe mit High-Power-Anforderungen geplant und erfolgreich umgesetzt werden kann. Dazu gehören bspw. die Auswahl von Basismaterial, Lagenaufbauten, Temperaturbetrachtungen und Auswahl der richtigen Anschlusstechnologien.

Zielgruppen: Das Seminar richtet sich an Schaltungsentwickler, Leiterplatten- und Baugruppendesigner und -produzenten und Servicemitarbeiter.

Referent: Michael Schleicher, Semikron Danfoss Elektronik

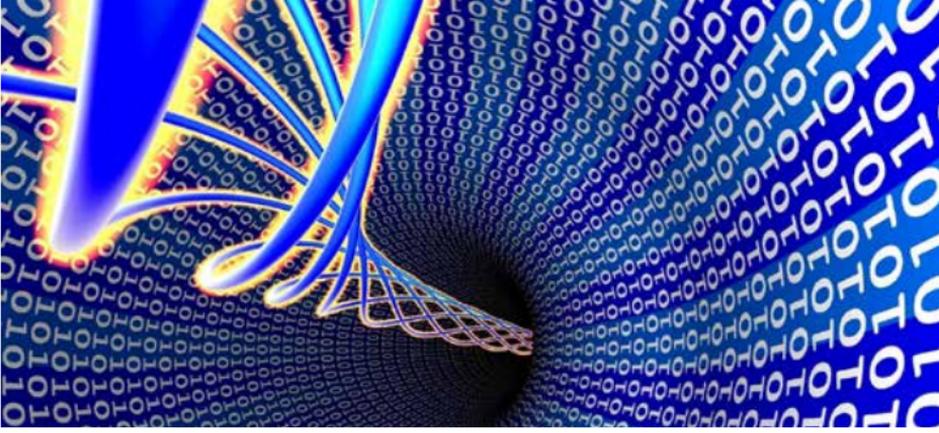
Teilnahmegebühren:

FED-Mitglieder	590 Euro
Nichtmitglieder	765 Euro

Termine:

- 22.04.2026, Berlin
- 29.-30.06.2026, Online-Seminar
- 13.10.2026, Ingolstadt





High-Speed-Baugruppen-Design

Leiterplattendesign für High-Speed-Anwendungen, ZED Level IV - Wahlseminar

In diesem Seminar wird den Teilnehmern die Befähigung vermittelt, optimale Schaltungs- und Leiterplattendesigns für High-Speed-Anwendungen unter Berücksichtigung der Signalintegrität und der EMV zu generieren. Es werden die verschiedenen Designstrategien erklärt und mit Hilfe von Simulationswerkzeugen durchgespielt.

Zielgruppen: Das Seminar richtet sich an Schaltungsentwickler, Leiterplatten- und Systemdesigner, Leiterplattenhersteller, Systemplaner, Mitarbeiter im Prüf- und Testbereich.

Referent: Friedbert Hillebrand

Teilnahmegebühren:

FED-Mitglieder	1.525 Euro
Nichtmitglieder	1.965 Euro

Termine:

02.-04.03.2026, Neustadt/Aisch
18.-20.05.2026, Berlin
14.-16.09.2026, Neustadt/Aisch
07.-09.12.2026, Berlin





Inboarding – Embedding im PCB-Design

Eingebettete Komponenten helfen die Signalqualität zu verbessern, thermische Probleme zu lösen und elektronische Systeme zu verkleinern, ZED Level IV - Wahlseminar

Das Seminar vermittelt Grundlagen und auch Detailinformationen, die den Einstieg in die unterschiedlichen Embedding-Technologien im Leiterplattenbereich erleichtern sollen. Neben den Anforderungen an Nackchips und gehäusete Komponenten lernen die Teilnehmer die unterschiedlichen Kontaktierungsverfahren anhand einiger Beispiele, aber auch deren Umsetzung in EDA-Tools kennen.

Zielgruppen: Das Seminar richtet sich an Leiterplattenentwickler mit Kenntnissen in HDI-Aufbauten und Grundkenntnissen in verschiedenen Leiterplattentechnologien.

Referenten:

Dipl.-Ing. Michael Matthes, Würth Elektronik
M.Sc. Gerald Weis, AT&S

Teilnahmegebühren:

FED-Mitglieder	590 Euro
Nichtmitglieder	765 Euro

Termine:

16.04.2026, Berlin
17.04.2026, Berlin 
15.10.2026, N.N.



Qualität im Designprozess

Einfluss des Leiterplattendesigns auf alle Entstehungsschritte in der Leiterplatten- und Baugruppenfertigung, ZED Level IV - Pflichtseminar

Das Design bestimmt den Komplexitätsgrad, die Materialauswahl, die Testprozeduren u.v.m. und nimmt dadurch Einfluss auf zentrale Größen wie Kosten, Funktionalität und Zuverlässigkeit. Das Seminar zeigt auf, unter welchen Voraussetzungen und in welchem Umfang der Elektronikdesign-Prozess zu gestalten ist, damit er den Anforderungen gerecht werden kann.

Zielgruppen: Das Seminar richtet sich an aktive Leiterplattendesigner sowie alle Mitarbeiter in der Qualitätssicherung. Die Teilnehmer sollten über Kenntnisse im Layout sowie der Fertigung von Leiterplatten und Baugruppen verfügen.

Referent: Stefan Burmeister, befex electronic, FED-Vorstandsmitglied

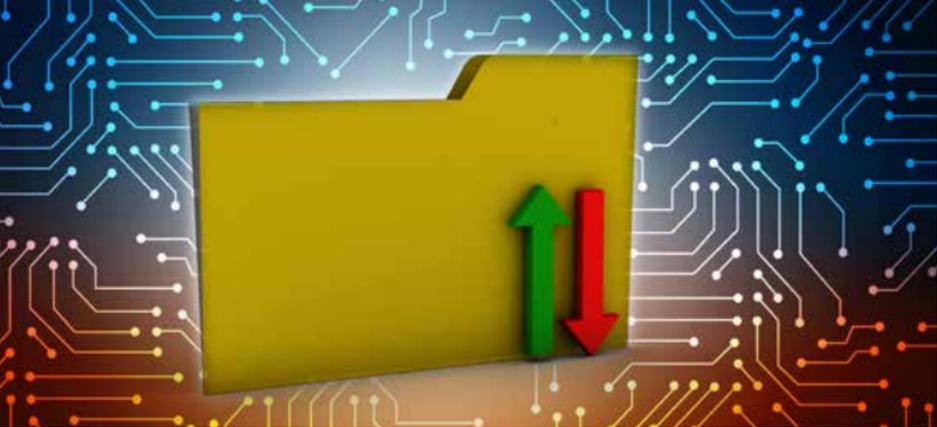
Teilnahmegebühren:

FED-Mitglieder	590 Euro
Nichtmitglieder	765 Euro

Termine:

- 10.03.2026, Berlin
- 16.-17.06.2026, Online-Seminar
- 03.11.2026, Erlangen





ECAD-Bibliotheken

Aufbau von ECAD-Bibliotheken und die Bedeutung des Bibliotheksinhalts auf den Designprozess und die Qualität von Baugruppen

In der Elektronikentwicklung spielt die ECAD-Bibliothek eine entscheidende Rolle. Sie enthält wesentliche Informationen, die den gesamten Produktzyklus von der Schaltungsentwicklung bis zur Fertigung begleiten. Fehlerhafte Inhalte in der Bibliothek können zu fehlerhaften Baugruppen und damit zu unnötigen Kosten und Verzögerungen führen. Das Wissen in der Bibliothek ist ein wertvoller Unternehmenswert, der gepflegt und weiterentwickelt werden muss. Dieses Seminar zeigt, wie man dieser Verantwortung gerecht wird.

Zielgruppen: Das Seminar richtet sich an Leiterplatten- und Baugruppendesigner, Bibliothekare, Schaltungsentwickler, die im Berufsalltag Umgang mit EDA-Software-Tools haben.

Für Teilnehmer des ZED Schulungsprogrammes steht dieses Seminar derzeit nicht als Wahlseminar zur Auswahl, da die Inhalte dieses Seminars bereits im ZED Level III vermittelt wurden.

Referenten: Michael Geraedts, Jennifer Vincenz

Teilnahmegebühren:

FED-Mitglieder	590 Euro
Nichtmitglieder	765 Euro

Termin:

01.06.2026, Berlin





14. PCB-Designer Tag

Der PCB-Designer-Tag gehört neben der FED-Konferenz im September zur wichtigsten Veranstaltung des FED. Einen Tag dreht sich alles um die immer anspruchsvolleren Aufgaben und komplexeren Herausforderungen beim Leiterplatten- und Baugruppendesign, vorgetragen von Designern für Designer.

Auf dem PCB-Designer-Tag kombinieren wir aktuelle Vortragsthemen, anschauliche Ausführungen und engagierte Auftritte von erfahrenen Praktikern für fertigungsgerechtes Leiterplattendesign mit dem Besuch einer Elektronikfertigung.



Der nächste PCB-Designer-Tag wird am 20. Mai 2026 in Bremen in Kooperation mit Ariane Space stattfinden.

Redner: Die Redner sind erfolgreiche Baugruppendesigner mit langjähriger Berufserfahrung, die ihre Expertise in der Designer-Community teilen. An Beispielen aus der Praxis erklären die Praktiker Industrialisierung, Miniaturisierung, Problemlösung und Fehlervermeidung beim Leiterplattendesign.

Termin:

20.05.2026, Bremen

www.fed.de/pcbdesignertag





Leiterplatten- und Baugruppenfertigung

In unseren ein- und mehrtägigen Seminaren vermitteln wir Ihnen Grundkenntnisse und Spezialwissen in den Bereichen Leiterplatten- und Baugruppenfertigung.



Scannen Sie den QR-Code , um zu den aktuellen Terminen auf unserer Website zu kommen.



www.fed.de/seminare



Abnahmekriterien für elektronische Baugruppen

Abnahmefähigkeit von Prüfobjekten sicher beurteilen

Das Seminar vermittelt Kenntnisse über die in der Industrie anerkannten Abnahmekriterien. Diese Kriterien ermöglichen es dem Prüfer, die Abnahmefähigkeit der Prüfobjekte sicher zu beurteilen. Dabei geht es vor allem um ein grundlegendes Verständnis der Anforderungen, die den Abnahmekriterien zugrunde liegen, so dass der Anwender diese leicht auf ähnliche Abnahmesituationen anwenden kann. Thematisch werden neben den Grundlagen die Handhabung und ESD-Schutz sowie Löttechnik und Montageformen abgedeckt. Zudem werden Beschädigungen, Sauberkeit, Lötstoppmasken und Schutzbeschichtungen behandelt.

Zielgruppen: Das Seminar richtet sich an Mitarbeiter in der Fertigung, Mitarbeiter in der Wareneingangsprüfung, Mitarbeiter der Qualitätssicherung, Prozessverantwortliche, Qualitätsprüfer

Referenten:

Peter Koller, Master Instructor IPC-A-610

Thomas Lauer, Master Instructor IPC-A-610

Teilnahmegebühren:

FED-Mitglieder 590 Euro

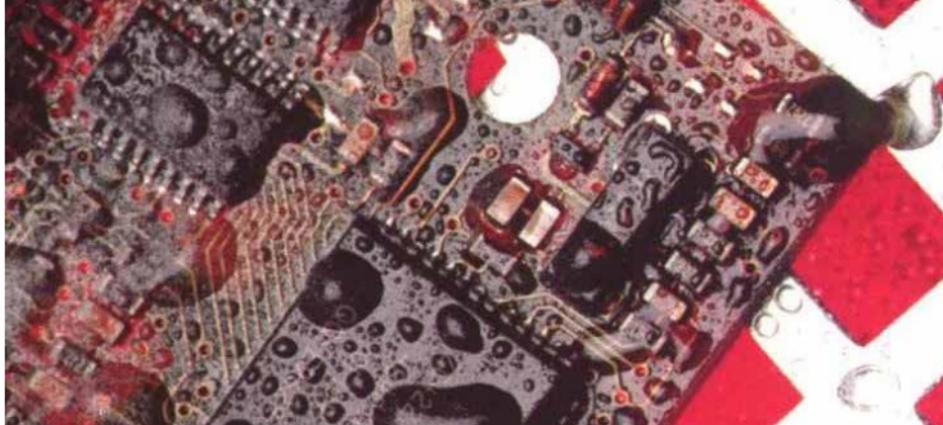
Nichtmitglieder 765 Euro

Termine:

05.03.2026, Augsburg

08.10.2026, Augsburg





Anwendung und Verarbeitung von Schutzlacken

Drei eintägige Seminare: Auswahl des Lackierprozesses, Praxis des Lackierprozesses, Qualitätssicherung beim Lackierprozess

In den drei unabhängig voneinander buchbaren Seminartagen werden die Inhalte des Leitfadens der GfKORR für das Aufbringen bzw. die Eigenschaften einer Schutzbeschichtung geschult, sodass ein umfassendes und grundlegendes Verständnis der Beschichtung und ihrer Einsatzmöglichkeiten für die Funktionalität von elektronischen Baugruppen erreicht wird. Das Seminar wird in Kooperation mit der ZESTRON Academy und der Gesellschaft für Korrosionsschutz e. V. angeboten.

Zielgruppen: Das Seminar richtet sich an Mitarbeiter aus der Fertigungstechnik, der Qualitätssicherung, der Prozesstechnologie, Analytik, aus dem Design- und Konstruktionsbereich sowie an jegliche Anwender schutzlackierter Baugruppen.

Teilnahmegebühren:

FED-Mitglieder / Nichtmitglieder 750 Euro

Termine:

Auswahl des Lackierprozesses
01.12.2026, Baar-Ebenhausen

Praxis des Lackierprozesses
02.12.2026, Baar-Ebenhausen

Qualitätssicherung beim Lackierprozess
03.12.2026, Baar-Ebenhausen





Der Weg zur abnahmefähigen elektronischen Baugruppe

Anwenderseminar - Erfüllung visueller Abnahmeanforderungen (gemäß IPC-A-610)

Dieses Seminar bietet einen kompakten Überblick über die IPC-A-610-Richtlinie, die als grundlegendes Regelwerk für die Abnahmekriterien elektronischer Baugruppen gilt. Teilnehmende lernen, wie die IPC-A-610 in der Praxis anzuwenden ist, um Qualitätsstandards zu sichern und Konflikte zu vermeiden. Das Seminar beleuchtet die Bedeutung von Produktklassen und den Rahmenbedingungen für die Abnahmebewertung. Das Ziel ist es, den Teilnehmenden eine fundierte Wissensbasis an die Hand zu geben, um die IPC-A-610 sicher anzuwenden, Fehlinterpretationen zu vermeiden und so die Qualität ihrer Produkte maßgeblich verbessern zu können.

Zielgruppen: Das Seminar richtet sich an Abteilungsleiter, Prozessverantwortliche, Qualitätsverantwortliche sowie Mitarbeiter mit Fokus EMS-Lieferantenentwicklung.

Referent: Thomas Lauer, Master Instructor IPC-A-610

Teilnahmegebühren:

FED-Mitglieder	540 Euro
Nichtmitglieder	715 Euro

Termine:

04.03.2026, Augsburg
12.11.2026, Berlin





Kabelkonfektion Praxis

3-tägiges Seminar zu den Grundlagen der Kabelkonfektion

Im Seminar werden die Begriffe der Kabel, die Fertigung von Leitungen und Kabeln und die damit verbundenen Anforderungen erklärt. Darauf aufbauend werden die wesentlichen Crimp-Techniken in ihren Ausführungen erläutert. Die Montage von Baugruppen und von Steckverbindern, der Isolationsschutz, die Fixierung und Kennzeichnung runden die wichtigsten Technologien in der Kabelkonfektion ab.

Zielgruppen: Das Seminar richtet sich an Kabelwerker in der Produktion, an Vorarbeiter, an Einkäufer von Kabelkonfektionen, an Techniker, die verantwortlich sind für die Anforderungen der Kabelkonfektion beim Produzenten und an Mitarbeiter im Qualitätsmanagement.

Referent: Stephan-Johannes Paul, SJP Consulting for Cable Assembly, Master Instructor IPC/WHMA-A-620

Teilnahmegebühren:

FED-Mitglieder	1.450 Euro
Nichtmitglieder	1.965 Euro

Termine:

02.-04.03.2026, Augsburg
28.-30.09.2026, Fulda





Kostenorientiertes Design elektronischer Baugruppen

Von der CAD-Zeichnung zur fertigen Baugruppe: Optimierung von Kosten und Qualität

Die Kosten für die Entwicklung und Produktion elektromechanischer Baugruppen sind entscheidend. Dabei gilt es, hohe Stückzahlen mit maximaler Zuverlässigkeit zu verbinden. Das Seminar erklärt, wie das Design von Leiterplatten die Produktionskosten und die Zuverlässigkeit beeinflusst und wie eine partnerschaftliche Zusammenarbeit zwischen Technologie und Wirtschaft zu optimalen Ergebnissen führt.

Zielgruppen: Konstrukteure elektronischer Schaltungen und CAD-Designer erhalten einen Einblick in die wirtschaftlichen Rahmenbedingungen, Einkäufer und Projektleiter in die technisch-physikalischen Anforderungen.

Referent: Arnold Wiemers, LA-LeiterplattenAkademie

Teilnahmegebühren:

FED-Mitglieder	540 Euro
Nichtmitglieder	715 Euro

Termine:

- 21.04.2026, Dortmund
- 26.11.2026, Heilbronn am Neckar





Obsoleszenz-Management in der Elektronik

Halbtagesseminar - Grundlagen, Einführung und Anwendung von Obsoleszenz-Management im Elektronikdesign

Die Obsoleszenz von Komponenten ist ein zunehmendes Problem in der Elektronikindustrie. Ein reines Reagieren ist aufwändig und teuer. Obsoleszenz-Management nach IEC62402 reduziert die Obsoleszenzrisiken und die Auswirkungen durch proaktive und reaktive Methoden, die im Seminar mit Praxisbezug vorgestellt werden.

Zielgruppen: Entwickler und Designer von elektronischen und elektrischen Produkten, Produktverantwortliche, Component Engineers, Qualitätsmanager, Entwicklungsverantwortliche.

Referenten:

Dr. Wolfgang Heinbach, Sylion Unternehmensberatung
Dr. Marco Häuser, Design MHD

Teilnahmegebühren:

FED-Mitglieder	270 Euro
Nichtmitglieder	360 Euro

Termine:

26.03.2026, Berlin
07.05.2026, Augsburg 
15.10.2026, Stuttgart-Filderstadt





Signal Integrity Simulation

Einführung in die verwendeten CAD- und Simulationstools, Praktische Übungen zur Signal Integrity Simulation (Pre- und Postlayout)

Anhand einer komplexen Baugruppe mit DDR3 Speichern wird in praktischen Übungen anhand verschiedener kommerzieller Signal-Integrity Simulationswerkzeuge der Einsatz und die Anwendung derartiger Simulationen zur Adressierung von Problemen der Impedanzkontrolle, Signalqualität (Reflexion/Ringing, Crosstalk, Timing) oder der Überprüfung von Designregeln (z.B. DDR3 JEDEC Compliance) durch Simulation erarbeitet.

Zielgruppen: Das Seminar richtet sich an Schaltungsentwickler und PCB-Layouter. Der Umgang mit CAD Werkzeugen sowie Grundkenntnisse im High-Speed-Design sind hilfreich, aber nicht Voraussetzung.

Referent: Ralf Brüning, Zuken

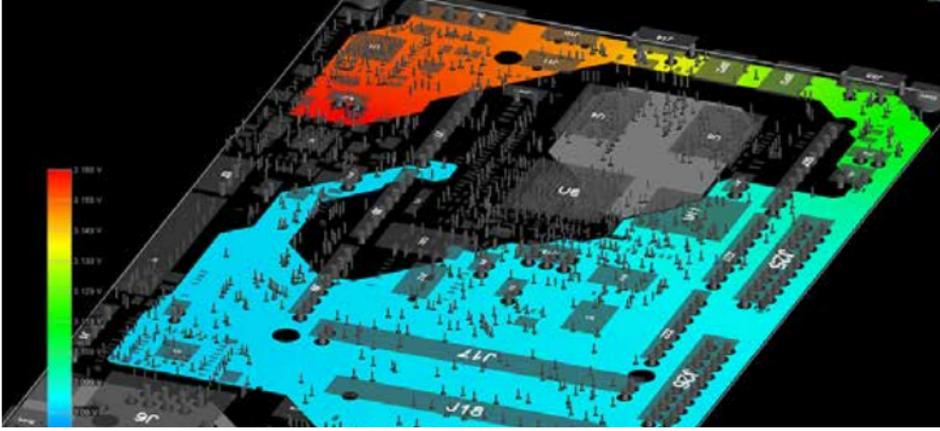
Teilnahmegebühren:

FED-Mitglieder	540 Euro
Nichtmitglieder	715 Euro

Termine:

04.03.2026, Berlin 
08.09.2026, Berlin





Power Integrity Simulation

Methoden und Verfahren grundlegender Power-Integrity-Analysen, Praktische Übungen zur Power Integrity Simulation

Im Rahmen dieses Seminars werden verschiedene Methoden und Verfahren grundlegender Power Integrity-Analysen vorgestellt, die für eine stabile Auslegung des Versorgungssystems erforderlich sind. Als Schwerpunkte werden hierbei die Effekte des Spannungsabfalls auf PCBs herausgearbeitet, die durch die Strombelastung der angeschlossenen Bauteile hervorgerufen werden. Ein weiteres, großes Themengebiet ist dem Abblock-Konzept mit seinen vielfältigen Effekten gewidmet. An praktischen Beispielen erlernen die Seminarteilnehmer die Anwendung der vermittelten Inhalte an bereitgestellten Designs sowie an der zur Verfügung stehenden Simulationsumgebung.

Zielgruppen: Das Seminar richtet sich an Schaltungsentwickler und PCB-Layouter. Der Umgang mit CAD Werkzeugen sowie Grundkenntnisse im High-Speed-Design sind hilfreich, aber nicht Voraussetzung.

Referent: Dirk Linnenbrügger, FlowCAD

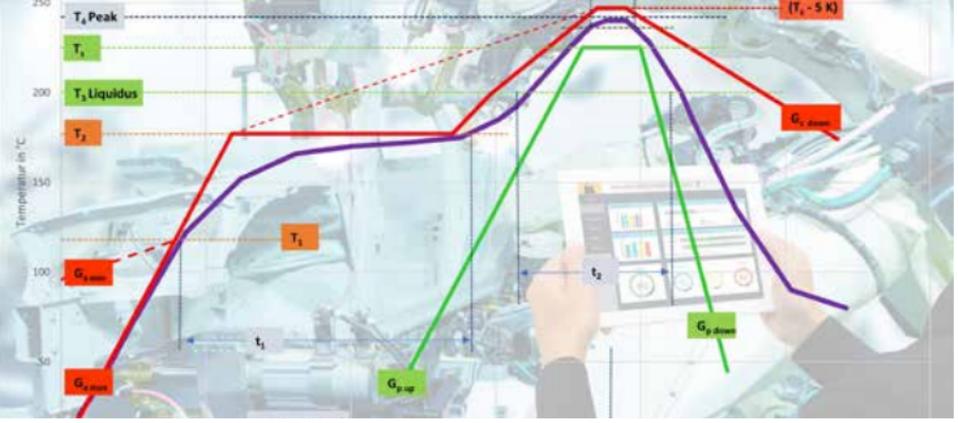
Teilnahmegebühren:

FED-Mitglieder	540 Euro
Nichtmitglieder	715 Euro

Termine:

- 05.03.2026, Berlin 
- 09.09.2026, Berlin





Reflowlötten: Reflowlötprofile

Reflowlötprofile, Reflow-Hüllkurven, relevante Normen für die Reflowprofilierung

Wie erstelle ich eine optimale Temperatur-Zeit-Hüllkurve für das Reflowlötten? Es wird gezeigt, welche Quellen für die Eckpunkte der Hüllkurve genutzt werden können. Das Online-Seminar wird auch zum Stand der Überarbeitung des „Technical Report: IEC 60068-3-12 lead-free solder reflow temperature profile“ berichten. Diskutiert wird zudem, welchen Einfluss die Reflowanlagen-Parameter (Settings) auf das Reflowprofil haben.

Zielgruppen: Das Seminar richtet sich an Auszubildende, Facharbeiter in der SMD-Produktion sowie an Mitarbeiter in der Arbeitsvorbereitung und dem Qualitätsmanagement in der SMD-Produktion. Insbesondere die Wechselwirkung der beteiligten Löt-Akteure wird auf das Interesse von Technologen und Baugruppen-Entwicklern stoßen.

Referent: Dr. Hans Bell

Teilnahmegebühren:

FED-Mitglieder	540 Euro
Nichtmitglieder	715 Euro

Termin:

15.10.2026, Berlin





Das Reflowlötprofil - All you need is heat

NEU On-Demand Seminar: Reflowlötprofile erstellen und optimieren

Das FED On-Demand-Seminar „Das Reflowlötprofil“ schlägt einen Bogen von den Grundlagen der Temperatur-Zeit-Profilierung hin zu ihren Auswirkungen auf die Qualität der Baugruppe. Es soll Mitarbeitern in der SMT-Fertigung wertvolle Tipps geben, wie sie Reflowlötprofile für ihre Baugruppen sinnvoll, zielgerichtet und präzise erstellen können und was sie bei der Optimierung der Lötparameter vor Ort wissen und beachten sollten.

Zielgruppen: Das Seminar richtet sich an Auszubildende, Facharbeiter in der SMD-Produktion sowie an Mitarbeiter in der Arbeitsvorbereitung und dem Qualitätsmanagement in der SMD-Produktion.

Referent: Dr. Hans Bell

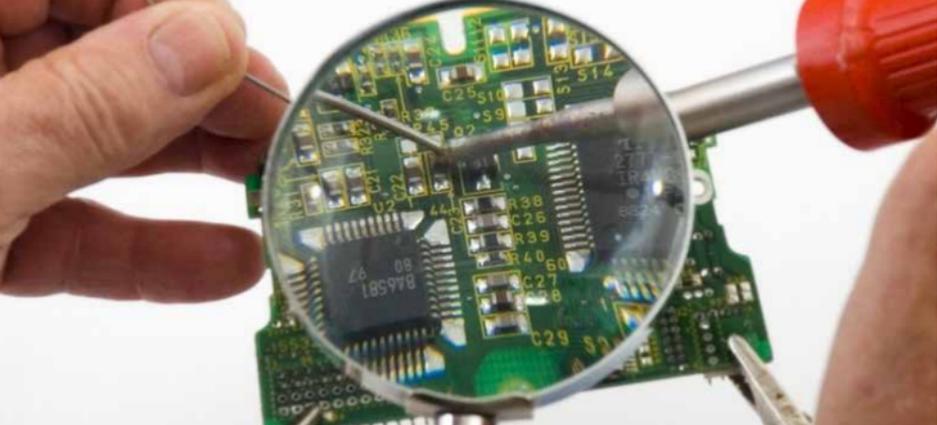
Teilnahmegebühren:

FED-Mitglieder	199 Euro
Nichtmitglieder	269 Euro

Buchung und weitere Informationen:

18 HD-Lernvideos (Gesamtlänge: 3h 15min)
4 Multiple Choice Quizzes zur Lernkontrolle
Zugriff über FED eLearning
Zeitlich unlimitierte Lizenz





Qualität und Zuverlässigkeit von Leiterplatten und Baugruppen

Leiterplatten- und Baugruppenqualität, Zuverlässigkeit, Prüfmethoden

Durch die Reduzierung der Strukturgrößen und die Erhöhung der Packungsdichte steigen die Anforderungen an Leiterplatten und Baugruppen. Dieses Seminar beschäftigt sich mit den äußeren und inneren Aspekten der Qualität und Zuverlässigkeit von Leiterplatten und Baugruppen. Die Seminarinhalte werden mit Bewertungen von Fehlerbildern aus der täglichen Praxis veranschaulicht.

Zielgruppen: Das Seminar richtet sich an Ingenieure und Techniker, die in der Entwicklung, Fertigung und Prüfung von Geräten und Systemen der Elektrotechnik / Elektronik tätig sind. Mitarbeiter im Qualitäts- und Reklamationsmanagement erhalten wertvolle Impulse.

Referenten:

Lutz Bruderreck, TechnoLab

Dr. Frank Ansorge, Fraunhofer EMFT

Teilnahmegebühren:

FED-Mitglieder	795 Euro
Nichtmitglieder	1.085 Euro

Termine:

01.-02.07.2026, Berlin

14.-15.10.2026, Augsburg





Solderballs nach dem Reflowlöten

NEU On-Demand Seminar: Entstehung, Erkennung und Vermeidung von Lotperlen in der Elektronikfertigung anhand von Fehlerbildern

Das On-Demand Seminar Solderballs nach dem Reflowlöten vermittelt praxisnahes Wissen über die Entstehung, Erkennung und Vermeidung von Lotperlen in der Elektronikfertigung. Anhand typischer Fehlerbilder wie Lost Solderballs, Spattering, Beading und Graping werden die zugrunde liegenden Ursachen analysiert – von der Zusammensetzung der Lotpaste über das Reflowprofil bis hin zu Design- und Prozessparametern. Teilnehmende lernen, wie sich durch gezielte Maßnahmen in Pastendruck, Layout und Lötprozess die Qualität von Lötstellen nachhaltig verbessern lässt.

Zielgruppen: Das Seminar richtet sich an Auszubildende, Facharbeiter in der SMD-Produktion sowie an Mitarbeiter in der Arbeitsvorbereitung und dem Qualitätsmanagement in der SMD-Produktion.

Referent: Dr. Hans Bell

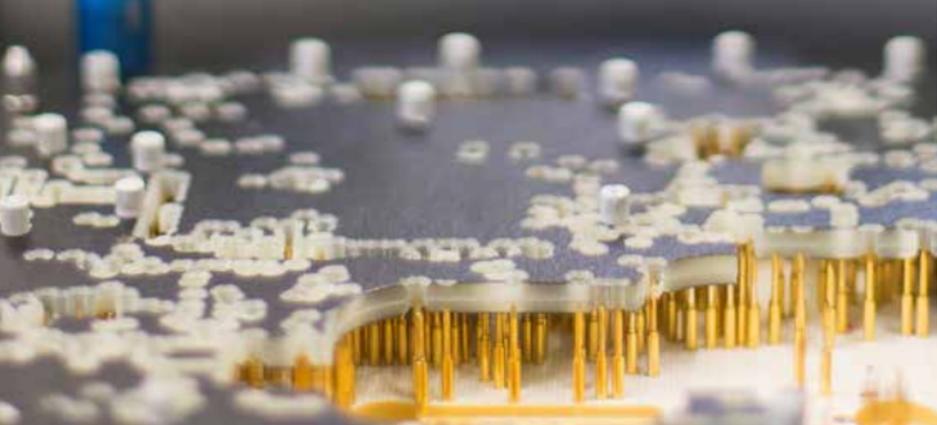
Teilnahmegebühren:

FED-Mitglieder	199 Euro
Nichtmitglieder	269 Euro

Buchung und weitere Informationen:

- 7 HD-Lernvideos (Gesamtlänge: 2h 45min)
- 5 Multiple Choice Quizzes zur Lernkontrolle
- Zugriff über FED eLearning
- Zeitlich unlimitierte Lizenz





Testverfahren für elektronische Baugruppen

Einführung in Verfahren zum Test von elektronischen Baugruppen, Design for Test-Regeln, Einblicke in Testentwicklung

Das Seminar vermittelt einen Überblick über die gängigen elektrischen Testverfahren in der Elektronikproduktion. Es wird erläutert, wie mit einfachen Regeln schon bei der Entwicklung von elektronischen Baugruppen die Weichen für einen wirtschaftlich sinnvollen Baugruppentest gestellt werden können.

Zielgruppen: Dieses Tagesseminar richtet sich an Entwickler für elektronische Baugruppen, angehende Testentwickler und an Produktionstechniker in der Elektronikfertigung.

Referent: Christian Albinger, BMK Group

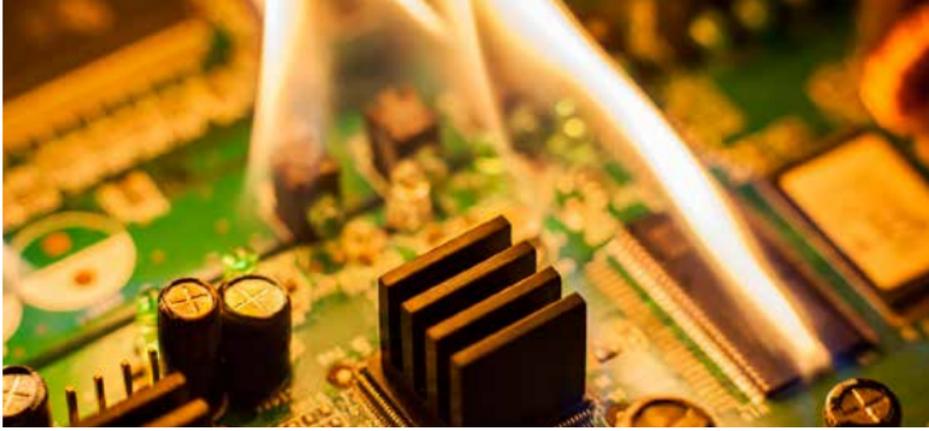
Teilnahmegebühren:

FED-Mitglieder	540 Euro
Nichtmitglieder	715 Euro

Termine:

12.03.2026, Augsburg
21.-22.10.2026, online





Wenn Elektronik brennt

Untersuchungen an Flachbaugruppen mit thermischem Ereignis, analytische Methoden und Bewertung der Befunde

Das thermische Ereignis stellt den Extremfall eines Schadens an einer elektronischen Flachbaugruppe dar. Damit können auch Gefahren für Sicherheit und Gesundheit des Anwenders verbunden sein. Das Tutorial beschreibt eine systematische Analyse von Schadensfällen und die Bewertung der Befunde. Anhand von Beispielen werden mögliche Fehlermechanismen und deren Zusammenwirken benannt.

Zielgruppen: Das Seminar richtet sich an Einkäufer von Leiterplatten, Entwickler für Elektronik-Hardware, Servicemitarbeiter und Mitarbeiter im Reklamationsmanagement.

Referenten: Lutz Bruderreck, TechnoLab

Teilnahmegebühren:

FED-Mitglieder	795 Euro
Nichtmitglieder	1.085 Euro

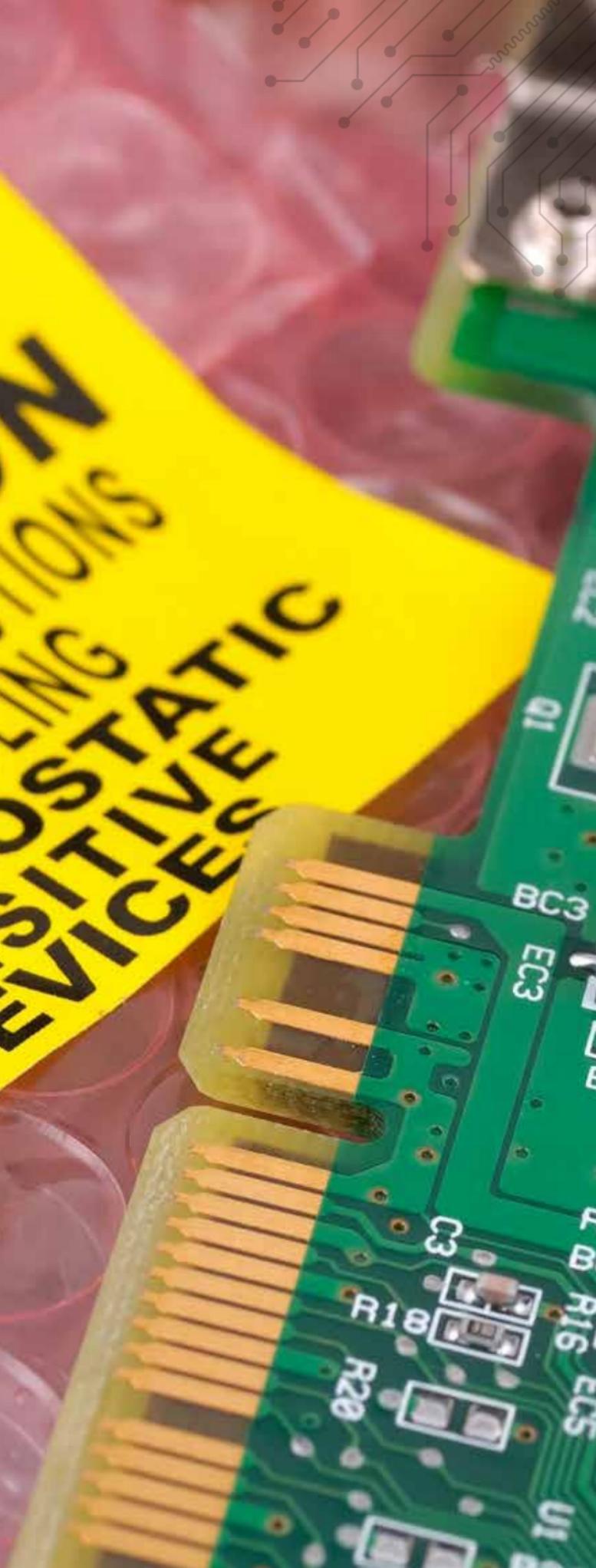
Termine:

20.-21.05.2026, Fulda

30.09.-01.10.2026, Stuttgart-Filderstadt



ION
RECAUTIONS
HANDLING
ECTROSTATIC
SENSITIVE
DEVICE





Systematische Ausbildung von ESD-Schutz-Fach- kräften

Um angemessene ESD-Schutzmaßnahmen an den jeweiligen konkreten Prozessen zu planen und umzusetzen, ist ein Spezialwissen notwendig, das über das allgemeine Schul- und Fachwissen hinausgeht. Dieses wird in den Seminaren des FED e.V. durch fachkundige Seminarleiter vermittelt. Das Seminarpaket des FED e.V. ist charakterisiert durch eine fachlich integere Vermittlung von Spezialwissen, einen hohen Grad an Aktualität und Praxisverbundenheit sowie den konsequenten Verzicht auf die Bewerbung selektierter ESD-Produkte. Die vom FED angebotenen ESD-Seminare können unterschiedlich kombiniert werden und tragen in ihrer Gesamtheit zur praxisgerechten und zertifizierten Ausbildung von ESD-Fachexperten bzw. ESD-Schutzbeauftragten bei.



Scannen Sie den QR-Code , um zu den aktuellen Terminen auf unserer Website zu kommen.



www.fed.de/esd



ESD-Schutzmanagement-Grundlagen

Grundlagen der Elektrostatik und ESD-Schutzmaßnahmen

In diesem eintägigen Seminar werden die Grundlagen der Elektrostatik vermittelt. Außerdem erhalten die Teilnehmer eine Einführung in ESD-Schutzmaßnahmen.

Zielgruppen: Das Seminar richtet sich grundsätzlich an alle Mitarbeiter, die mit elektronischen Komponenten und Baugruppen in Berührung kommen.

Referent: Michael Günther, ESD-Consult & Service

Teilnahmegebühren:

FED-Mitglieder	540 Euro
Nichtmitglieder	715 Euro

Termine:

09.02.2026, Berlin





ESD-Schutzmanagement

3-Tages-Seminar mit der Zertifizierung zum ESD-Schutzbeauftragten/Koordinator

Im Seminar werden den Teilnehmern Kenntnisse und Erfahrungen zum ESD-Schutz vermittelt. Die Theorie wird mit praktischen Vorführungen und Experimenten erlebbar gemacht. ESD-Schutzmittel, ESD-Messtechniken und -verfahren werden vorgeführt und hinsichtlich ihrer Wirksamkeit abgewogen. Zudem werden die gängigen Normen und Richtlinien erläutert.

Zielgruppen: Das Seminar richtet sich an alle Mitarbeiter, die mit elektronischen Komponenten und Baugruppen in Berührung kommen. Das 3-tägige Seminar bietet den Teilnehmern nach erfolgreichem Ablegen einer Prüfung den zertifizierten Abschluss zum ESD-Schutzbeauftragten.

Referenten: Michael Günther, ESD-Consult & Service

Teilnahmegebühren:

FED-Mitglieder	1.485 Euro
Nichtmitglieder	1.980 Euro

Termine:

24.-26.02.2026, Berlin

24.-26.11.2026, Stuttgart-Filderstadt





ESD-Tutorial

Zielgerichtete Anwendung von Messmethoden und den erforderlichen Messmitteln zur Bewertung der Prozesswirksamkeit von ESD-Schutzelementen

Im Rahmen des eintägigen Tutorials werden Veränderungen und Trends der Normen und Standards sowie praxisrelevante Messmethoden und die dazu erforderlichen Messmittel zur Bewertung der Prozesswirksamkeit von ESD-Schutzelementen vorgestellt und praktisch angewendet.

Zielgruppen: Dieses ESD-Tutorial wird als Workshop durchgeführt und richtet sich an ESD-Fachleute, welche Ihre Fähigkeiten und Fertigkeiten auffrischen und vertiefen wollen. Eine einschlägige Ausbildung zum ESD-Schutzbeauftragten ist Voraussetzung.

Referent: Michael Günther, ESD-Consult & Service

Teilnahmegebühren:

FED-Mitglieder	540 Euro
Nichtmitglieder	715 Euro

Termine:

12.02.2026, Berlin





ESD-Schutzmanagement- Audit-Grundlagen

1-tägige Schulung für ESD-Schutzbeauftragte zur Planung, Durchführung und Dokumentation von Audits

Zur Überwachung der Wirksamkeit von ESD-Schutzmaßnahmen ist eine Bewertung in Form eines Audits erforderlich. Neben den klassischen Fähigkeiten des Auditors zur organisatorischen Durchführung und Gestaltung eines Audits ist auch ein Basiswissen über die physikalischen Grundlagen der Elektrostatik notwendig. Nur so ist es möglich, die Umsetzung der administrativen und technischen Anforderungen der DIN EN 61340-5-1 realistisch zu bewerten.

Zielgruppen: Das Seminar richtet sich an ESD-Schutzbeauftragte, die die Ausbildung zum ESD-Schutzmanagement-Auditor anstreben. Die Teilnehmer werden im Seminar befähigt, die unterschiedlichen Auditarten zu planen, durchzuführen und zu dokumentieren.

Referent: Michael Günther, ESD-Consult & Service

Teilnahmegebühren:

FED-Mitglieder	540 Euro
Nichtmitglieder	715 Euro

Termine:

10.02.2026, Berlin





ESD-Schutzmanagement-Auditor

Bewertung des ESD-Schutzmanagements und der ESD-Schutzmaßnahmen im Unternehmen nach DIN EN 61340-5-1

Schutzmaßnahmen gegen elektrostatische Entladung zur Sicherung der Produktzuverlässigkeit werden erst wirksam, wenn die Prozesse der gesamten Lieferkette mit einem ESD-Schutzprogramm gemäß der DIN EN 61340-5-1 vorhanden sind. Inhalte sind die Anforderungen der Norm, die Wirksamkeit eines ESD-Schutzmanagements, die Grundlagen der Auditierung und die Prüfung zum zertifizierten ESD-Schutzmanagement-Auditor.

Zielgruppen: Das Seminar richtet sich an ESD-Schutzbeauftragte oder an Auditoren von QM-Systemen, die tiefgreifende Kenntnisse im ESD-Schutz erlangen möchten. Voraussetzung ist der erfolgreiche Abschluss des 3-tägigen Seminars ESD-Schutzmanagement sowie der erfolgreiche Abschluss des Seminars „Audit-Grundlagen“ für alle Nicht-Auditoren.

Referent: Michael Günther, ESD-Consult & Service

Teilnahmegebühren:

FED-Mitglieder	765 Euro
Nichtmitglieder	1.045 Euro
Rezertifizierung FED-Mitglieder	670 Euro
Rezertifizierung Nichtmitglieder	900 Euro

Termine:

11.02.2026, Berlin



2nd Pan-European Electronics Design Conference

21.-22. January 2026

Prague
Czech Republic

PEDC in a nutshell

The 2nd Pan-European Electronics Design Conference (PEDC) is a one of a kind Pan-European conference with technical and scientific peer-reviewed presentations. It will take place on January 21-22 in Prague. The conference focuses on connecting the European EE Industry and Scientific Community and highlights the latest developments in electronics design from "Silicon to Systems". Topics will include Development, Design for Excellence, Software and Tools, and the Design Process of electronic systems.

- Two days of lectures and expert panels in two parallel thematic blocks
- All technologies and processes for the development and production of electronic assemblies and systems
- Keynote in plenary session
- Networking at the evening event
- Unique exchange of experience with experts from industry and research

KEY TOPICS INCLUDE

- Silicon-to-Systems
- Design for Excellence
- Design Software and Tools
- Design Process and Product Life Cycle



co-organizers:



A close-up photograph of a person's hand holding a black magnifying glass. The word "QUALITÄT" is written in large, white, bold, sans-serif capital letters across the lens of the magnifying glass. The person holding the magnifying glass is wearing a white dress shirt and a dark blue necktie. In the upper right corner of the image, there is a faint, light blue graphic of a circuit board with various lines and dots. The background is a soft, out-of-focus light blue.

QUALITÄT



IPC-zertifizierte Schulungen

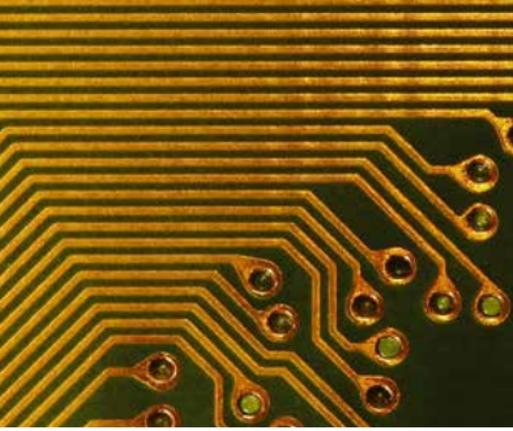
Auf Basis der international anerkannten IPC-Richtlinien bietet der FED vom IPC zertifizierte deutschsprachige Schulungen an, in denen sich Mitarbeiter von Elektronikunternehmen zum Certified IPC Specialist (CIS) oder Certified IPC Trainer (CIT) ausbilden lassen können.



Scannen Sie den QR-Code , um zu den aktuellen Terminen auf unserer Website zu kommen.



www.fed.de/ipc-schulung



IPC-A-600 CIS/Spezia- list

Abnahmekriterien für Leiterplatten

3-tägiger Intensiv- oder Rezertifizierungskurs für Spezialisten

Dieser Kurs bereitet die Teilnehmenden umfassend auf die IPC-A-600 CIS-Zertifizierung vor, die als branchenweit anerkannter Standard für die Abnahmekriterien von Leiterplatten gilt. Die Kriterien zur Beurteilung der Produktqualität werden umfassend vermittelt, von Leiterbahnen und Pads bis hin zu Durchkontaktierungen und dem Multilayer-Aufbau. Ein weiterer Schwerpunkt ist das Verständnis der drei Produktklassen (Klasse 1, 2 und 3) und ihren spezifischen Anforderungen.

Zielgruppen: Der Kurs richtet sich an Fachleute aus den Bereichen Qualitätssicherung, Fertigung und Entwicklung, für die eine fundierte Grundlage zur Leiterplattenbewertung wichtig ist.

Referenten:

Kerstin Menz, Master Instructor IPC-A-600

Bernhard Schmuki, CIT IPC-A-600

David Lee, CIT IPC-A-600

Teilnahmegebühren:

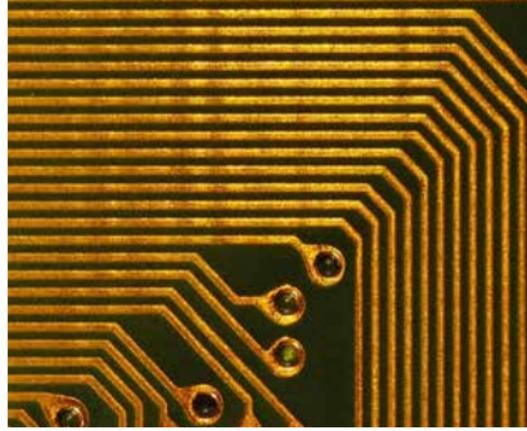
Intensivkurs FED-Mitglieder inkl. Richtlinie.....	1.570 Euro
Intensivkurs Nichtmitglieder inkl. Richtlinie	1.945 Euro
Rezertifizierung FED-Mitglieder	1.120 Euro
Rezertifizierung Nichtmitglieder	1.410 Euro
Prüfung (letzter Tag) Mitglieder/Remote.....	505/540 Euro
Prüfung (letzter Tag) Nichtmitglieder/Remote.....	675/720 Euro

Termine:

- 02.-04.02.2026, Augsburg
- 13.-16.04.2026, online
- 29.06.-01.07.2026, Hannover
- 19.-21.10.2026, Fulda
- 14.-16.12.2026, Berlin



IPC-A-600 CIT/Trainer



Abnahmekriterien für Leiterplatten 3-tägiger Intensiv- oder Rezertifizierungskurs für Trainer

Nach Abschluss des Kurses können die Teilnehmenden selbstständig IPC-A-600 CIS/Spezialisten ausbilden und zertifizieren. Die IPC-A-600-Kriterien werden im Detail vermittelt. Dazu gehört die Beurteilung von Leiterbahnen, Durchkontaktierungen, Lötstopplack und Multilayer-Aufbau auf Expertenniveau. Die effektive Nutzung der Schulungsmaterialien und die Durchführung von Trainings werden eingeübt. Es wird vermittelt, wie Teilnehmerprüfungen abgenommen und Zertifizierungen ausgestellt werden.

Der Kurs schließt mit der anspruchsvollen CIT-Prüfung ab, die alle zwei Jahre rezertifiziert werden muss.

Zielgruppen: Der Kurs richtet sich an erfahrene Fachleute aus der Qualitätssicherung, der Fertigung und der Entwicklung, die als interne oder externe Trainer für die IPC-A-600 tätig werden möchten.

Referenten:

Kerstin Menz, Master Instructor IPC-A-600
Bernhard Schmuki, CIT IPC-A-600

Teilnahmegebühren:

Intensivkurs FED-Mitglieder inkl. Richtlinie.....	2.055 Euro
Intensivkurs Nichtmitglieder inkl. Richtlinie	2.430 Euro
Rezertifizierung FED-Mitglieder	1.605 Euro
Rezertifizierung Nichtmitglieder	1.895 Euro

Termine:

02.-04.02.2026, Augsburg
13.-16.04.2026, online
29.06.-01.07.2026, Hannover





IPC-A-610 CIS/Spezia- list

Abnahmekriterien für elektronische Baugruppen

3,5-tägiger Intensiv- oder 2-tägiger Rezertifizierungskurs für Spezialisten

Die Baugruppenfertigung erfordert einheitliche Beurteilungsgrundlagen für die visuelle Überprüfung der Fertigungsqualität. Diese Basis bildet die Richtlinie IPC-A-610. Das Ziel ihrer Anwendung besteht vorrangig darin, Reparaturen nur dann durchzuführen, wenn sie zur (Wieder-) Herstellung der Funktion der Baugruppe unvermeidbar sind. Die Teilnehmer lernen, die Vorgaben in Fertigung, Qualitätssicherung und Warenannahme erfolgreich anzuwenden.

Zielgruppen: Der Kurs richtet sich an Mitarbeiter aus den Bereichen Baugruppenfertigung, Qualitätsmanagement, Prüffeld, Wareneinkauf sowie der Entwicklung.

Referenten: Peter Koller, Master Instructor IPC-A-610

Thomas Lauer, Master Instructor IPC-A-610

Jörg Brand, CIT IPC-A-610

Teilnahmegebühren:

Intensivkurs FED-Mitglieder inkl. Richtlinie.....	1.775 Euro
Intensivkurs Nichtmitglieder inkl. Richtlinie	2.175 Euro
Rezertifizierung FED-Mitglieder	1.145 Euro
Rezertifizierung Nichtmitglieder	1.455 Euro
Prüfung (letzter Tag) Mitglieder/Remote.....	505/540 Euro
Prüfung (letzter Tag) Nichtmitglieder/Remote.....	675/720 Euro

Termine:

- 16.-19.02.2026, Erlangen
- 13.-16.04.2026, Augsburg
- 04.-07.05.2026, Berlin
- 14.-17.09.2026, Fulda
- 05.-08.10.2026, Weimar
- 16.-19.11.2026, Erlangen
- 16.-19.11.2026, Berlin

Termine Rezertifizierung:

- 05.-06.02.2026, Erlangen
- 11.-12.05.2026, Berlin
- 10.-11.11.2026, Berlin



IPC-A-610 CIT/Trainer



Abnahmekriterien für elektronische Baugruppen

4,5-tägiger Intensiv- oder 2-tägiger Rezertifizierungskurs für Trainer

Den Teilnehmern wird in der IPC-A-610-CIT-Schulung das gesamte Fachwissen vermittelt, über das auch ein CIS verfügen muss. Außerdem erhalten sie alle Informationen und Materialien, um selbst Schulungen für Certified IPC Specialists (CIS) durchzuführen. Der Kurs schließt mit der anspruchsvollen CIT-Prüfung ab, die alle zwei Jahre rezertifiziert werden muss.

Zielgruppen: Der Kurs richtet sich an Mitarbeiter aus den Bereichen Baugruppenfertigung, Qualitätsmanagement sowie der Entwicklung.

Referenten: Peter Koller, Master Instructor IPC-A-610
Thomas Lauer, Master Instructor IPC-A-610

Teilnahmegebühren:

Intensivkurs FED-Mitglieder inkl. Richtlinie.....	2.710 Euro
Intensivkurs Nichtmitglieder inkl. Richtlinie	3.250 Euro
Rezertifizierung FED-Mitglieder	1.800 Euro
Rezertifizierung Nichtmitglieder	2.050 Euro

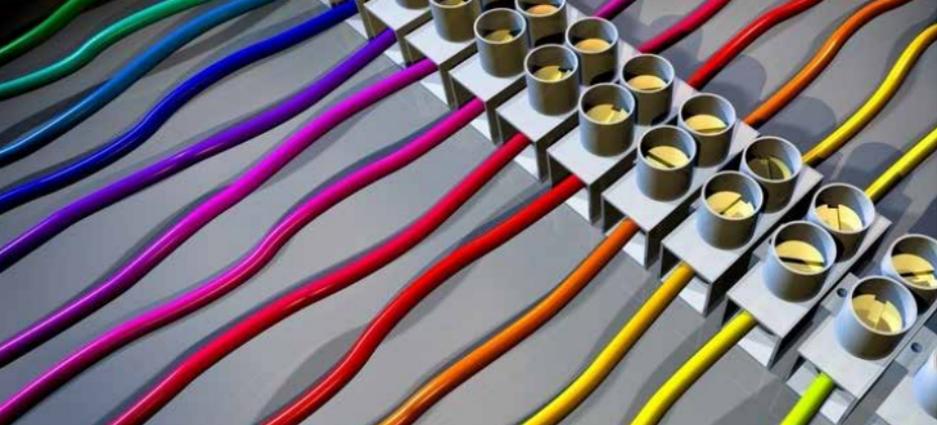
Termine Intensivkurs:

16.-20.02.2026, Erlangen
13.-17.04.2026, Augsburg
04.-08.05.2026, Berlin
05.-09.10.2026, Weimar
16.-20.11.2026, Erlangen
16.-20.11.2026, Berlin

Termine Rezertifizierung:

05.-06.02.2026, Erlangen
11.-12.05.2026, Berlin
10.-11.11.2026, Berlin





IPC/WHMA-A-620 CIS/Spezialist

Abnahmekriterien für Kabel- und Kabelbaum-Baugruppen 4-tägiger Intensiv- oder Rezertifizierungskurs

Voraussetzung für fehlerfreie und zuverlässige Baugruppen, Geräte und Systeme sind unter anderem Kabelbäume und Kabelbaum-Baugruppen entsprechender Beschaffenheit. Für die zuverlässige Funktion von Kabelbäumen und Kabelbaum-Baugruppen müssen diese bestimmte visuelle, elektrische und mechanische Anforderungskriterien erfüllen.

Zielgruppen: Der Kurs richtet sich an Mitarbeiter, die im Bereich Kabel und Kabelbäume arbeiten, ebenso Inspektoren, Qualitätsmanager und Einkäufer der Kabel- und Drahtbaumbestückung.

Referenten:

Stephan-Johannes Paul, Master Instructor IPC/WHMA-A-620
Sebastian Reis, Altec GmbH, MIT IPC/WHMA-A-620

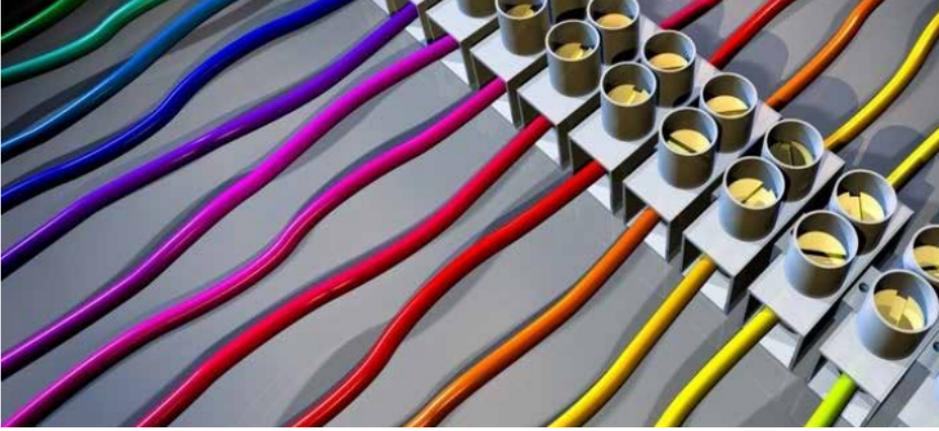
Teilnahmegebühren:

Intensivkurs FED-Mitglieder inkl. Richtlinie.....	1.900 Euro
Intensivkurs Nichtmitglieder inkl. Richtlinie	2.430 Euro
Rezertifizierung FED-Mitglieder	1.450 Euro
Rezertifizierung Nichtmitglieder	1.870 Euro
Prüfung (letzter Tag) Mitglieder/Remote.....	505/675 Euro
Prüfung (letzter Tag) Nichtmitglieder/Remote.....	540/720 Euro

Termine:

09.-12.03.2026, Augsburg
26.-29.10.2026, Fulda





IPC/WHMA-A-620 CIT/Trainer

Abnahmekriterien für Kabel- und Kabelbaum-Baugruppen 5-tägiger Intensiv- oder Rezertifizierungskurs

Das IPC/WHMA-A-620-Schulungs- und Zertifizierungsprogramm bietet die Möglichkeit, geeignete Mitarbeiter zum Certified IPC Trainer (CIT) zu qualifizieren. Den Teilnehmern wird in der IPC/WHMA-A-620-CIT-Schulung das gesamte Fachwissen vermittelt, über das auch ein CIS verfügen muss. Außerdem erhalten sie alle Informationen und Materialien, um selbst Certified IPC Specialists (CIS) auszubilden.

Zielgruppen: Der Kurs richtet sich an Mitarbeiter, die im Bereich Kabel und Kabelbäume arbeiten, ebenso Inspektoren, Qualitätsmanager und Einkäufer der Kabel- und Drahtbaumbestückung. Der Kurs vermittelt den geeigneten Überblick und den notwendigen Hintergrund für Trainer und Gruppenleiter, um eigene Schulungen durchführen zu können.

Referent:

Stephan-Johannes Paul, Master Instructor IPC/WHMA-A-620
Sebastian Reis, Altec GmbH, MIT IPC/WHMA-A-620

Teilnahmegebühren:

Intensivkurs FED-Mitglieder inkl. Richtlinie.....	2.910 Euro
Intensivkurs Nichtmitglieder inkl. Richtlinie	3.695 Euro
Rezertifizierung FED-Mitglieder	2.435 Euro
Rezertifizierung Nichtmitglieder	3.100 Euro

Termine:

09.-13.03.2026, Augsburg
26.-30.10.2026, Fulda







Seminars in English

Professional qualifications and further education are more important than ever. Our trainers are experts in their field and know what is important: practical benefits are always in the foreground. We currently offer over 45 different training topics covering development, electronics design and manufacturing in more than 150 face-to-face or online sessions per year. The content of the seminars and courses is constantly updated. Participants learn online or in professionally equipped seminar rooms using high quality training materials. They receive a certificate that is recognised in the industry as proof of qualification.



Scan the QR code to view the current dates on our website.



www.fed.de/seminare



Inboarding – Embedding in PCB Design

Embedded components help improve signal quality, solve thermal problems and reduce the size of electronic systems

This seminar provides basic and detailed information designed to facilitate an introduction to the various embedding technologies used in the PCB sector. In addition to the requirements for bare chips and packaged components, participants will learn about the various contacting methods using a number of examples, as well as their implementation in EDA tools.

Target groups: The seminar is aimed at PCB developers with knowledge of HDI structures and basic knowledge of various PCB technologies.

Speakers:

Gerald Weis, AT&S

Participation fees:

FED members	590 Euro
Non-members	765 Euro

Date:

17 April 2026, Berlin





Obsolescence Management in Electronics

Half-day seminar – Fundamentals, introduction and application of obsolescence management in electronics design

Component obsolescence is a growing problem in the electronics industry. Simply reacting to it is time-consuming and expensive. Obsolescence management according to IEC62402 reduces obsolescence risks and their effects through proactive and reactive methods, which will be presented in the seminar with practical relevance.

Target groups: Developers and designers of electronic and electrical products, product managers, component engineers, quality managers, development managers.

Speaker:

Dr. Wolfgang Heinbach, Sylim Management Consultancy

Participation fees:

FED members	270 Euro
Non-members	360 Euro

Date:

7 May 2026, Augsburg





Signal Integrity Simulation

Introduction to the CAD and simulation tools, practical exercises in signal integrity simulation (pre- and post-layout)

This seminar provides practical, hands-on training for Signal Integrity (SI) simulation in PCB design. Using a real-world CPU board with a 1GHz processor and DDR3 memory, participants learn how to use SI simulation tools. The seminar covers essential principles such as impedance control, reflections, crosstalk, and timing. Attendees will perform pre- and post-layout simulations to analyze signal quality and optimize design decisions.

Target groups: The seminar is aimed at circuit developers and PCB layout designers. Experience with CAD tools and basic knowledge of high-speed design are helpful but not required.

Speaker: Ralf Brüning, Zuken

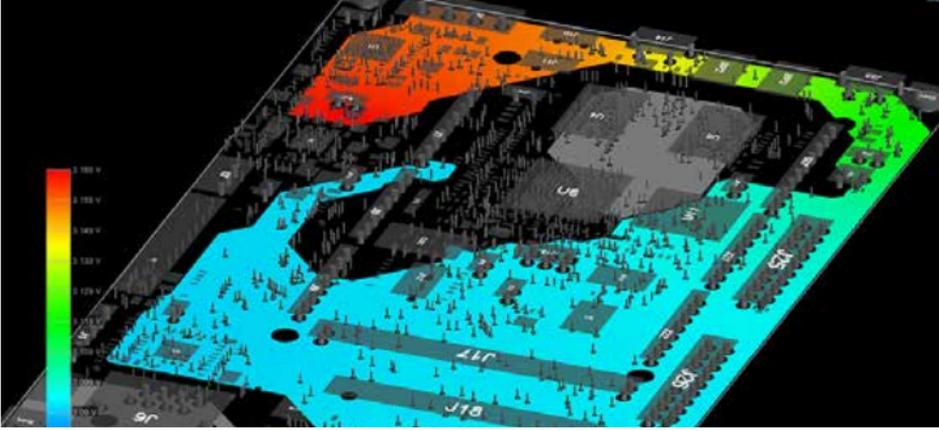
Participation fees:

FED members 540 Euro
Non-members 715 Euro

Date:

4 March 2026, Berlin





Power Integrity Simulation

Methods and procedures for basic power integrity analysis, practical exercises in power integrity simulation

This seminar introduces various methods and procedures for basic power integrity analysis, which are necessary for the stable design of the power supply system. The focus is on the effects of voltage drop on PCBs caused by the current load of the connected components. Another major topic is the blocking concept with its manifold effects. Using practical examples, seminar participants learn how to apply the content using the designs provided and the simulation environment available.

Target groups: The seminar is aimed at circuit developers and PCB layout designers. Experience with CAD tools and basic knowledge of high-speed design are helpful but not required.

Speaker: Dirk Linnenbrügger, FlowCAD

Participation fees:

FED members	540 Euro
Non-members	715 Euro

Date:

5 March 2026, Berlin





Die FED-Konferenz - Plattform der Elektronik- industrie

Jedes Jahr im September bringt die Konferenz des FED, Fachverband Elektronikdesign und -fertigung e.V., Praktiker, Entscheider und angewandte Forschung zum Wissens- und Erfahrungsaustausch zusammen. Die zweitägige Konferenz mit begleitender Ausstellung und ca. 350 Teilnehmern ist eine beliebte Plattform, um praxiserprobte Methoden und Herangehensweisen für die Entwicklung und Fertigung von Elektronik-Hardware zu diskutieren und sich über Prozesse, Lösungen und Trends zu informieren.

Das Markenzeichen der FED-Konferenz: Hier fließen Technologien, Prozesse und Best Practices für die Entwicklung und Fertigung von Leiterplatten und elektronischen Baugruppen zusammen. Die Veranstaltung richtet sich an Leiterplatten- und Baugruppendesigner, Fertigungsspezialisten, Prozess- und Qualitätsverantwortliche sowie Entscheider aus Management, Einkauf und Vertrieb.

 www.fed-konferenz.de





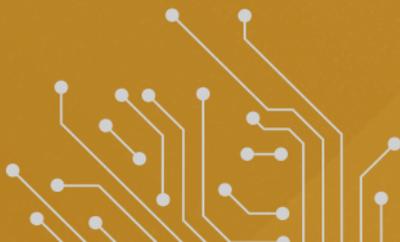
34. FED-Konferenz

23./24. September 2026

Welcome Kongresshotel Bamberg

Die Konferenz im Überblick

- Elektronikhardware: Aufbau- und Verbindungstechnik vom Design bis zum Test
- bewährte und neue Werkzeuge und Managementsysteme in der Praxis
- zwei Tage Vorträge und Expertenrunden in vier parallelen Themenblöcken
- mitreißende Keynote-Vorträge
- Netzwerken und Entspannen beim Festabend am ersten Konferenztag
- begleitende Fachausstellung mit ca. 40 Ausstellern





Der FED ist Ihr Partner für Inhouse-Schulungen

Sie können viele der FED-Kurse und -Seminare auch als Inhouse-Veranstaltung buchen. Inhouse-Schulungen bieten eine Reihe von Vorteilen:

Individuelle Anpassung der Inhalte

Bedürfnisse und Wünsche Ihres Unternehmens werden individuell und praxisnah umgesetzt. So können Ihre konkreten Anforderungen gezielt an Ihre Mitarbeiter vermittelt werden.

Vertraulicher Rahmen

In einer geschlossenen Gruppe können auch sensible Informationen offen diskutiert werden.

Teambuilding-Effekt

Die gemeinsame Arbeit fördert Verständnis und Teamgeist - eine wertvolle Basis für die künftige Zusammenarbeit.

Kostensparnis

Die Übernachtungs- und Reisekosten entfallen für die Teilnehmer. Außerdem sind die Gebühren pro Teilnehmer i.d.R. geringer als im öffentlichen Seminar.

Zeitersparnis

Die An- und Abreise zu einem externen Seminarort pro Teilnehmer entfallen.

Wir beraten Sie gerne

Senden Sie uns Ihre Anfrage per Online-Formular. Wir erstellen Ihnen gerne ein individuelles Angebot.





Basistrainings

Weiterbildung und Grundlagenwissen für alle Fertigungsmitarbeiter als Inhouse-Schulung

Die FED-Basisschulungen richten sich an Mitarbeiter in der Leiterplatten- und Elektronikfertigung, vermitteln Grundlagenwissen und den Blick über den Tellerrand: Wie entsteht eigentlich eine elektronische Baugruppe? Für welche Endanwendung wird sie hergestellt? Welche Funktionen haben die einzelnen Bauteile? Fragen wie diese beantworten unsere erfahrenen Referenten in verschiedenen, frei wählbaren und anpassbaren Modulen.

Modul 1: ESD (90 Minuten)

Modul 2: Bauteile (180 Minuten)

Modul 3: Von der Idee zur fertigen Leiterplatte (180 Minuten)

Modul 4: Von der Leiterplatte zum fertigen Produkt (180 Minuten)

Referenten: Der FED arbeitet mit erfahrenen Referenten aus der Praxis zusammen, die ausgewiesene Fachleute für die einzelnen Modulthemen sind.

Kosten:

Wir unterbreiten Ihnen nach Absprache der genauen Anforderungen gern ein individuelles Angebot. Die Basistrainings sind modular aufgebaut und können in diesem Rahmen inhaltlich auf Ihre Wünsche zugeschnitten werden. Auch die Buchung einzelner Module ist möglich.

www.fed.de/basistraining



Terminkalender

21.-22.01.2026	 PEDC Conference	Prague, CZE
02.-04.02.2026	IPC-A-600K CIS/Spezialist	Augsburg
02.-04.02.2026	IPC-A-600K CIT/Trainer	Augsburg
02.-06.02.2026	ZED Level II - Leiterplatten-Baugruppen-Design	Berlin ZED
05.-06.02.2026	IPC-A-610 Rezertifizierung CIS/Spezialist	Erlangen
05.-06.02.2026	IPC-A-610 Rezertifizierung CIT/Trainer	Erlangen
09.02.2026	ESD-Schutzmanagement Grundlagen	Berlin
10.02.2026	ESD Schutzmanagement Audit Grundlagen	Berlin
11.02.2026	ESD-Schutzmanagement AUDITOR	Berlin
12.02.2026	ESD-Tutorial	Berlin
16.-19.02.2026	IPC-A-610 CIS/Spezialist	Erlangen
16.-20.02.2026	IPC-A-610 CIT/Trainer	Erlangen
16.02.-20.03.2026	ZED Level I - PCB-Design Theorie+Praxis 2-4 Lager	Berlin ZED
24.-26.02.2026	ESD-Schutzmanagement	Berlin
02.-04.03.2026	High-Speed-Baugruppen-Design	Neustadt/Aisch ZED
02.-04.03.2026	Kabelkonfektion Praxis	Augsburg
04.03.2026	Der Weg z. abnahmefähigen elektr. Baugruppe	Augsburg
04.03.2026	 Signal Integrity Simulation	Berlin
05.03.2026	Abnahmekriterien für elektronische Baugruppen	Augsburg
05.-06.03.2026	EMV-Baugruppen-Design	Neustadt/Aisch ZED
05.03.2026	 Power Integrity Simulation	Berlin
09.-12.03.2026	IPC/WHMA-A-620 CIS/Spezialist	Augsburg
09.-13.03.2026	IPC/WHMA-A-620 CIT/Trainer	Augsburg
10.03.2026	Qualität im Designprozess	Berlin ZED
11.-12.03.2026	Grundlagen der modernen Baugruppenfertigung	Berlin ZED
12.03.2026	Testverfahren für elektronische Baugruppen	Augsburg
26.03.2026	Obsoleszenz-Management in der Elektronik	Berlin
13.-16.04.2026	IPC-A-600K CIS/Spezialist	online
13.-16.04.2026	IPC-A-600K CIT/Trainer	online
13.-16.04.2026	IPC-A-610 CIS/Spezialist	Augsburg
13.-17.04.2026	IPC-A-610 CIT/Trainer	Augsburg
16.04.2026	Inboarding – Embedding im PCB-Design	Berlin ZED
17.04.2026	 Inboarding – Embedding in PCB Design	Berlin
20.-24.04.2026	ZED Level II - Leiterplatten-Baugruppen-Design	Neustadt/Aisch ZED
21.04.2026	Elektronikkühlung im Leiterplatten-Design	Berlin ZED
21.04.2026	Kostenorientiertes Design elektron. Baugruppen	Dortmund
22.04.2026	High-Power-Baugruppen-Design	Berlin ZED
23.04.2026	High-Density-Interconnect und Microvias	Berlin ZED
04.-07.05.2026	IPC-A-610 CIS/Spezialist	Berlin
04.-08.05.2026	IPC-A-610 CIT/Trainer	Berlin
04.-08.05.2026	ZED Level III - Leiterplatten-Baugruppen-Design	Neustadt/Aisch ZED
07.05.2026	 Obsolescence management in electronics	Augsburg
11.-12.05.2026	IPC-A-610 Rezertifizierung CIS/Spezialist	Berlin
11.-12.05.2026	IPC-A-610 Rezertifizierung CIT/Trainer	Berlin
18.-20.05.2026	High-Speed-Baugruppen-Design	Berlin ZED
20.-21.05.2026	Wenn Elektronik brennt	Fulda
20.05.2026	14. PCB-Designer-Tag	Bremen
21.-22.05.2026	EMV-Baugruppen-Design	Berlin ZED
01.06.2026	ECAD-Bibliotheken	Berlin
08.06.-10.07.2026	ZED Level I - PCB-Design Theorie+Praxis 2-4 Lager	Berlin ZED

15.-19.06.2026	ZED Level II - Leiterplatten-Baugruppen-Design	Berlin	ZED
16.-17.06.2026	Qualität im Designprozess	Online-Seminar	ZED
18.-19.06.2026	Grundlagen der modernen Baugruppenfertigung	Online-Seminar	ZED
22.-26.06.2026	ZED Level III - Leiterplatten-Baugruppen-Design	Berlin	ZED
23.-24.06.2026	Elektronikkühlung im Leiterplatten-Design	Online-Seminar	ZED
29.-30.06.2026	High-Power-Baugruppen-Design	Online-Seminar	ZED
29.06.-01.07.2026	IPC-A-600K CIS/Spezialist	Hannover	
29.06.-01.07.2026	IPC-A-600K CIT/Trainer	Hannover	
01.-02.07.2026	High-Density-Interconnect und Microvias	Online-Seminar	ZED
01.-02.07.2026	Qualität Zuverlässigkeit v. Leiterplatten u. BG	Berlin	
31.08.-04.09.2026	ZED Level II - Leiterplatten-Baugruppen-Design	Neustadt/Aisch	ZED
07.-11.09.2026	ZED Level III - Leiterplatten-Baugruppen-Design	Neustadt/Aisch	ZED
08.09.2026	Signal Integrity Simulation	Berlin	
09.09.2026	Power Integrity Simulation	Berlin	
14.-16.09.2026	High-Speed-Baugruppen-Design	Neustadt/Aisch	ZED
14.-17.09.2026	IPC-A-610 CIS/Spezialist	Fulda	
17.-18.09.2026	EMV-Baugruppen-Design	Neustadt/Aisch	ZED
23.-24.09.2026	34. FED-Konferenz	Bamberg	
28.-30.09.2026	Kabelkonfektion Praxis	Fulda	
30.09.-01.10.2026	Wenn Elektronik brennt	Stuttgart-Filderstadt	
05.-08.10.2026	IPC-A-610 CIS/Spezialist	Weimar	
05.-09.10.2026	IPC-A-610 CIT/Trainer	Weimar	
05.-06.11.2026	ZED Level I - PCB-Design Theorie+Praxis 2-4 Lager	Berlin	ZED
08.10.2026	Abnahmekriterien für elektronische Baugruppen	Augsburg	
13.10.2026	High-Power-Baugruppen-Design	Ingolstadt	ZED
14.10.2026	High-Density-Interconnect und Microvias	Ingolstadt	ZED
14.-15.10.2026	Qualität Zuverlässigkeit v. Leiterplatten u. BG	Augsburg	
15.10.2026	Inboarding – Embedding im PCB-Design	N.N.	ZED
15.10.2026	Obsoleszenz-Management in der Elektronik	Stuttgart-Filderstadt	
15.10.2026	Reflowlöten - Reflowlötprofile	Berlin	
19.-21.10.2026	IPC-A-600K CIS/Spezialist	Fulda	
21.-22.10.2026	Testverfahren für elektronische Baugruppen	online	
26.-29.10.2026	IPC/WHMA-A-620 CIS/Spezialist	Fulda	
26.-30.10.2026	IPC/WHMA-A-620 CIT/Trainer	Fulda	
03.11.2026	Qualität im Designprozess	Erlangen	ZED
04.-05.11.2026	Grundlagen der modernen Baugruppenfertigung	Erlangen	ZED
10.-11.11.2026	IPC-A-610 Rezertifizierung CIS/Spezialist	Berlin	
10.-11.11.2026	IPC-A-610 Rezertifizierung CIT/Trainer	Berlin	
12.11.2026	Der Weg z. abnahmefähigen elektr. Baugruppe	Berlin	
16.-19.11.2026	IPC-A-610 CIS/Spezialist	Erlangen	
16.-19.11.2026	IPC-A-610 CIS/Spezialist	Berlin	
16.-20.11.2026	IPC-A-610 CIT/Trainer	Erlangen	
16.-20.11.2026	IPC-A-610 CIT/Trainer	Berlin	
18.11.2026	Elektronikkühlung im Leiterplatten-Design	Erlangen	ZED
23.-27.11.2026	ZED Level II - Leiterplatten-Baugruppen-Design	Berlin	ZED
24.-26.11.2026	ESD-Schutzmanagement	Stuttgart-Filderstadt	
26.11.2026	Kostenorientiertes Design elektron. Baugruppen	Heilbronn am Neckar	
30.11.-04.12.2026	ZED Level III - Leiterplatten-Baugruppen-Design	Berlin	ZED
07.-09.12.2026	High-Speed-Baugruppen-Design	Berlin	ZED
10.-11.12.2026	EMV-Baugruppen-Design	Berlin	ZED
14.-16.12.2026	IPC-A-600K CIS/Spezialist	Berlin	

Hinweise und Anmeldung

Die Seminar- und Kursgebühren des FED beinhalten folgende Leistungen:

- + Ausführliche Seminar-/Kursunterlagen (digital)
- + Teilnahmezertifikat (digital oder als Ausdruck)
- + bei Präsenzseminaren: Mittagessen und alkoholfreie Pausengetränke

Bitte nutzen Sie zur Anmeldung unsere Online-Formulare auf der Webseite oder schreiben Sie eine E-Mail an seminare@fed.de.

 www.fed.de/weiterbildung

Bitte buchen Sie Ihre Anreise und Hotelübernachtungen selbst und rechtzeitig vor Veranstaltungsbeginn. Der FED hat für die meisten Veranstaltungsorte Abrufkontingente für Hotelübernachtungen (Stichwort „FED“) eingerichtet. Diese sind meistens bis 4 Wochen vorher abrufbar. Hotelempfehlungen und Abrufkontingente zu allen Terminen finden Sie auf unserer Webseite. Diese Kosten sind nicht in den Teilnahmegebühren enthalten.

Stornobedingungen

Bei Stornierung der Anmeldung zwischen 28 und 14 Tagen vor Seminar-/Kursbeginn (nur schriftlich per Post, E-Mail oder Telefax möglich – es gilt der Posteingangsstempel) wird eine Stornogebühr in Höhe von 30 % des Gesamtrechnungsbetrages erhoben. Danach ist in jedem Fall der volle Betrag zu zahlen. Bei Nichterscheinen oder verspäteter Abmeldung besteht kein Anspruch auf Rückerstattung der Teilnahmegebühr.

Der Veranstalter behält sich das Recht vor, den Seminartermin auch nach erfolgter Anmeldebestätigung unter Rückerstattung der Gebühren abzusagen. Es gelten im Übrigen die Allgemeinen Geschäftsbedingungen des FED.

 www.fed.de/agb



Ihr Kontakt



Anna Heimpel

Veranstaltungsmanagement

Tel. +49 30 340 60 30-57

E-Mail: a.heimpel@fed.de



Sandra Köckeritz

Stv. Geschäftsführerin

Qualitäts- und Veranstaltungsmanagement

Tel.: +49 30 3406030-52

E-Mail: s.koeckeritz@fed.de



Antje Moldt

Veranstaltungsmanagement

Tel.: +49 30 3406030-51

E-Mail: a.moldt@fed.de



Hanadi Qualley

Assistenz Veranstaltungsmanagement

Tel. +49 30 340 60 30-56

E-Mail: h.qualley@fed.de



Wencke Wieseke

Veranstaltungsmanagement

Tel. +49 30 340 60 30-59

E-Mail: w.wieseke@fed.de



Wir freuen uns über Ihre
Fragen, Anregungen, Kritik
und sind gerne für Sie da!

Ihr Kontakt zum FED

Fachverband Elektronikdesign
und -fertigung e. V.
Frankfurter Allee 73c
D - 10247 Berlin
Tel: +49 (0)30 340 6030-50
Fax: +49 (0)30 340 6030-61
seminare@fed.de
www.fed.de

Abonnieren Sie unseren FED-Newsletter,
um aktuelle Informationen zu erhalten:
www.fed.de/newsletter/

Folgen Sie uns!
www.instagram.com/fedelektronik/
www.linkedin.com/company/fedelektronik
www.youtube.com/fedev

