

**Einladung zur 16. FED-Konferenz  
Elektronik-Design – Leiterplatten – Baugruppen 2008**



**Vorsprung durch Wissen und Kommunikation -  
Im Dialog die Zukunft meistern**

**25. bis 27. September 2008**

Welcome Kongress Hotel  
Bamberg

**Stellen Sie sich Ihr  
Programm zusammen**

- 40 Vorträge
- 16 Workshops
- 8 Fachseminare
- IPC-Normen-Fachausstellung
- Firmenausstellung
- Fachbuchausstellung
- Führung durch die Altstadt (UNESCO-Weltkulturerbe)

Wer im globalen Wettbewerb auf dem turbulenten Elektronikmarkt erfolgreich bestehen will, der kann auf Wissenserwerb und Erfahrungsaustausch unter Fachleuten nicht verzichten. Die 16. FED-Konferenz bietet hierfür beste Möglichkeiten - ist sie doch das diesjährige Highlight für Elektronik-Entwickler und Technologen - sozusagen das Synonym für Vorsprung auf dem Gebiet der Elektronik. Experten, Newcomer und Führungskräfte der Entwicklung, des Designs und der Technologie von Leiterplatten und elektronischen Baugruppen finden auch in diesem Jahr unter 8 Seminaren, 16 Workshops und 40 Fachvorträgen ihre Schwerpunkte in Sachen Wis-



senserwerb. Behandelt werden u. a. Fragestellungen der Aufbau- und Verbindungstechnik, der Nanotechnik und Optoelektronik, der Prozessführung und -optimierung, der Schaltungssimulation und des 3D-Designs, der Zuverlässigkeit und auch der Energie-

effizienz. Es gibt viele weitere Themen, über die Sie sich informieren und mit Ihren Fachkollegen/innen austauschen können.

Im Namen des FED-Vorstandes lade ich Sie recht herzlich nach Bamberg ein, um - getreu dem Motto der diesjährigen Konferenz - Ihren Vorsprung zu sichern und im Dialog die Zukunft zu meistern. Wir sehen uns!

Ihr

Dr. Werner Witte  
Vorsitzender im FED-Vorstand

**sponsored by:**



Praxisbegleitende  
Innovationsförderung



**Nutzen Sie den Online-Registrierservice unter [www.fed.de](http://www.fed.de)**

# SIMULIEREN SIE'S



## Ihr Schlüssel zu erfolgreichem HighSpeed PCB Design

Wenn steilere Flanken und neue Bustechnologien Teil Ihres nächsten Designs sind, benötigen Sie das richtige Tool: HyperLynx®!

HyperLynx® ist die führende High-Speed-Lösung, die es Ihnen erlaubt, pre-route Designabschätzung, einschließlich Leiterbahn-Topologie, Puffer-technologie, Terminierung sowie Cross-Talk, EMV, Power und Kosten zu treffen. Noch bevor das erste Netz geroutet ist!

Um mehr über HyperLynx® - das zu allen führenden PCB-Designflows kompatibel ist - zu erfahren, informieren Sie sich unter [www.mentor.com](http://www.mentor.com) oder rufen Sie uns einfach an unter +49 89 57096-333

INTEGRATED SYSTEM DESIGN + DESIGN FOR MANUFACTURING + ELECTRONIC SYSTEM LEVEL DESIGN + FUNCTIONAL VERIFICATION

Ihr Ansprechpartner für HyperLynx®  
und weitere Mentor Graphics Produkte:



Zitzmann GmbH  
Breslauer Str. 3  
D-85386 Eching

email: [info@zitzmann-gmbh.de](mailto:info@zitzmann-gmbh.de)  
web: [www.zitzmann-gmbh.de](http://www.zitzmann-gmbh.de)

**Mentor  
Graphics®**

THE EDA TECHNOLOGY LEADER

| Seminare                         |  |  |   |  |   |   |   |  |
|----------------------------------|--|--|---|--|---|---|---|--|
| 9:30-12:30<br>und<br>13:30-17:00 | <b>Seminar 1</b><br>Design von Leiterplatten und Baugruppen - Grundlagen, Konzepte und Anwendungen | <b>Seminar 2</b><br>High-Speed-Leiterplattenentwurf unter Berücksichtigung der Signalintegrität ( <b>Beginn 9.00 Uhr</b> ) | <b>Seminar 3</b><br>Abstrahl- und Störfestigkeitsverhalten von Leiterplatten und elektronischen Baugruppen ( <b>Beginn 9.00 Uhr</b> ) | <b>Seminar 4</b><br>Wärmemanagement im Leiterplatten- und Baugruppendesign | <b>Seminar 5</b><br>Leiterplattenbeschaffung unter technischen und kaufmännischen Gesichtspunkten | <b>Seminar 6</b><br>RoHS-konforme Baugruppen fehlerfrei und wirtschaftlich produzieren ( <b>Beginn 9.00 Uhr</b> ) | <b>Seminar 7</b><br>Grundlagen zur Zuverlässigkeit bleifreier Lötverbindungen | <b>Seminar 8</b><br>Professionelle Beschaffung elektronischer Baugruppen |
| 18:00                            |  |  |   | FED-Mitgliederversammlung  |   |   |   |  |

## Seminar 1:

### Design von Leiterplatten und Baugruppen - Grundlagen, Konzepte und Anwendungen

Dieses Seminar vermittelt den Teilnehmern die Grundlagen zum Bearbeiten von Leiterplattenlayouts. Sie lernen die Voraussetzungen kennen, die von Beginn der Schaltungsentwicklung an mit auf die Strategie für das Leiterplattendesign einwirken. Ein Schwerpunkt dabei wird auf das notwendige, frühzeitige und permanente Zusammenwirken von Schaltungsentwicklung, Design von Leiterplatte und Baugruppe sowie Leiterplatten- und Baugruppenfertigung gelegt. Auswirkungen der Fertigungsmöglichkeiten für Leiterplatten und Baugruppen auf die Konzipierung werden den Teilnehmern verdeutlicht und umgekehrt werden sie auf Einflüsse des Designs auf die Fertigungskosten, Funktionalität, Prüfbarkeit, Qualität und Zuverlässigkeit der Baugruppe aufmerksam gemacht. Unterschiedliche Vorgehensweisen, die in der Vielfalt von Anwendungen elektronischer Baugruppen begründet sind, werden dabei berücksichtigt.

#### Aus dem Inhalt:

- Grundlagen und Voraussetzungen für das Leiterplatten- und Baugruppendesign
- Einordnung der Designarbeit in den Entstehungsprozess
- Übersicht über Regelwerke und Normen
- Einflüsse der verschiedenen Technologien und Konstruktionen auf das Baugruppendesign
- Auswirkungen des Designs und der daraus resultierenden Daten auf die Fertigung und Qualität

**Referent:** Gerhard Gröner, FED-Vorstand Design und CID-Masterinstructor

**Zielgruppe:** Einsteiger und Mitarbeiter mit kurzer Berufserfahrung im Leiterplatten- und Baugruppendesign, Schaltungsentwickler mit Interesse am Design, CAM-Mitarbeiter, Fertigungs- und QS-Personal

## Seminar 2:

### High-Speed-Leiterplattenentwurf Grundlagen schneller Digital-Signalübertragung und Entwurf von Impedanz-Leiterplatten unter Berücksichtigung der Signalintegrität

#### Aus dem Inhalt:

- Was ist High-Speed? System-Anforderungen für „High-Speed/Hightech“-Baugruppen
- Impuls-Störspektrum (Oberwellen): Ab wann sind Leitungen kritisch lang, also Wellenleiter? Impedanzkontrollierte Leitungen als Lösung für lange Leitungen; Microstrip und Stripline
- Wo fließt der Impulsstrom wirklich? HF-Rückstromweg, Auswirkung von Schlitzen in Masselagen
- Terminierung gegen Reflexionen: Wie layoute und terminiere ich Busse und Sterntopologien? Design-Strategie (Terminierung, Topologie, Timing, Designregeln, Constraints Management)
- Wodurch wird der Crosstalk (Übersprechen) zum Problem? Was kann und muss man dagegen tun?
- Impuls-Stromversorgung - auf die Induktivität kommt es an! Potentiallagenpaare sind Voraussetzung: Die richtige Auswahl, Platzierung und Ankontaktierung der Kondensatoren ist entscheidend.
- Planung und Aufbau von Impedanz-Multilayern: Geht es schon mit 4-Lagen? Beispiele: 6-lag, ML mit  $\mu$ Vias, 8-lag, Multilayer-Varianten und mehr. Symmetrie liefert nicht immer die beste Lösung.
- Signalintegritäts-Simulation: Modelle, Methoden, Constraints Management, Beispiele und Anwendungen. Einfluss auf die Signalintegrität Lagenaufbau, Impedanz, Kapazität und Induktivität der Bauelemente
- Differentielle Impedanz für GHz-Anwendungen; Einfluss des Materials und des Lagenaufbaus

**Referenten:** Prof. Dr. Rainer Thüringer (C.I.D.+), FH Gießen-Friedberg, Friedbert Hillebrand (C.I.D.+), Consultant High-Speed-Design; Augsburg

**Zielgruppe:** Schaltungsentwickler, Leiterplatten- und Systemdesigner, Leiterplattenhersteller, Systemplaner, Mitarbeiter im Prüf- und Testbereich

## Seminar 3:

### Abstrahl- und Störfestigkeitsverhalten von Leiterplatten und elektronischen Baugruppen (EMV-Seminar)

#### Aus dem Inhalt:

- Felder und Signalintegrität, Strahlungsmechanismen, HF-Eigenschaften passiver Bauelemente
- Strahlungsquellen auf Leiterplatten, Antennen-Mechanismen
- Designregeln für ein- und mehrlagige Leiterplatten und für Baugruppen
- Kabel und Gleichtaktströme
- Weitere Designmaßnahmen, Gehäuse, Software-Tools zur EMV-Analyse

**Referenten:** Markus Bucker und Masoud Raeesi, Zuken

**Zielgruppe:** Elektronikentwickler und Leiterplattendesigner, Gerätekonstruktoren, Mitarbeiter Qualitätssicherung, Prüfmittelmitarbeiter

## Seminar 4:

### Wärmemanagement im Leiterplatten- und Baugruppendesign (Thermo-Seminar)

#### Aus dem Inhalt:

- Grundlagen der Wärmeübertragung (Wärmeleitung, Konvektion, IR-Strahlung)
- Temperaturen in Leiterplatten und Baugruppen (unbestückte Leiterplatte, Leiterplatten mit Bauteilarray, ASICS, SOT, TO u. a., Parameterstudien)
- Strombelastbarkeit von Leiterbahnen (Anwendung der IPC-2221)
- Sonstige Wärmeableitung (Thermovias und Pads, Stecker, Gerätegehäuse)
- Leiterplatten im Gehäuse (Gehäusetypen, Leiterplatten in Schrankaufbauten)
- Bauelemente (innerer Aufbau, thermische Eigenschaften, thermische Widerstände)
- Lüfter (Saugen oder Blasen?), Kühlkörper (Platzbedarf, Auswahl)
- Simulation von Elektronikkühlung, Konstruktion für hohe Leistungen und Ströme
- Designregeln für Thermo-Leiterplatten

**Referent:** Dr. Dipl.-Phys. Johannes Adam, Flomerics

**Zielgruppe:** Elektronikentwickler, Leiterplattendesigner und Gerätekonstruktoren

## Seminar 5:

### Leiterplattenbeschaffung unter technischen und kaufmännischen Gesichtspunkten

Die Teilnehmer werden in den Stand versetzt, Leiterplatten unter wirtschaftlichen und technologischen Gesichtspunkten effizient zu beschaffen.

#### Aus dem Inhalt:

- Die Leiterplatte in elektronischen Systemen
- Vermittlung detaillierter Kenntnisse der unterschiedlichen Technologien
- Einflüsse der Technologie auf die Kostenstruktur
- Konstruktionsmerkmale von Leiterplatten (einseitige, doppelseitig durchkontaktierte, Multilayer, HDI-Multilayer, flexible, starr-flexible, Sonderformen)
- Kriterien zur Auswahl geeigneter Lieferanten
- Weiterverarbeitung von Leiterplatten, Formate und Nutzen
- Qualitätssicherung, Umweltgesichtspunkte
- Kennzeichnung, Verpackung, Lieferung, Zertifikate
- Planung der Bestellmengen/Order-Pool

**Referenten:** Lothar Oberender und Johann Hackl, Häusermann GmbH in Gars am Kamp

**Zielgruppe:** MitarbeiterInnen aus den Einkaufs- und Beschaffungsbereichen, Fachleute in Entwicklung, Design und Baugruppenfertigung mit Beschaffungsaufgaben

## Seminar 6:

### RoHS-konforme Baugruppen fehlerfrei und wirtschaftlich produzieren Zusammenspiel von Design und Fertigung

Prozessschritte der Baugruppenfertigung und das Lötverhalten der Konstruktionen kurzgefasst für Personal aus Entwicklung, Layout, Technologie, Arbeitsvorbereitung, Linienbetreuung, Prüfung und Qualitätsmanagement. Erhöhte Wirtschaftlichkeit durch Optimierung des Entstehungsablaufs vom Design bis zur Reparatur.

#### Aus dem Inhalt:

- Dynamik im Lötprozess: Erkenntnis der Eigenarten durch Beobachtung
- Einfluss des Leiterplattendesigns auf das Lötverhalten: Positiv, negativ, Kompromiss
- Norm-Anforderungen an Prozess, Material und Design
- Charakterisierung von Lötanlagen und Experimente mit neuen Bauformen
- Baugruppen- und Fehlerbewertung
- Reparatur und Nacharbeit

**Referent:** Dr.-Ing. Thomas Ahrens, Fraunhoferinstitut ISIT, Itzehoe

**Zielgruppe:** Konstruktions- und Fertigungsleiter, Leiterplattendesigner, Fertigungs- und QS-Personal

## Seminar 7:

### Grundlagen zur Zuverlässigkeit bleifreier Lötverbindungen (Bleifrei-Zuverlässigkeitsseminar)

#### Aus dem Inhalt:

- Grundlagen - vom Qualitätsbegriff zur Zuverlässigkeit (Ausfallraten, Badewannenkurve, Elemente der Zuverlässigkeitsberechnung und -planung, Lastprofile...)
- Verfahren zur Zuverlässigkeitsprüfung - Übersicht (Qualifikationen, Lebensdauerbestimmungen)
- Lebensdauerbestimmung für Lötverbindungen (Konzepte, Testboards, Testzyklen...)
- Untersuchungen und Ergebnisse der Ermittlung der Zuverlässigkeit von bleifreien und bleihaltigen Lötverbindungen (NCMS, Boeing, ZAVT, BFE-Projekt...)
- Bleifreie Lötverbindungen: Einige wesentliche Erkenntnisse zur Zuverlässigkeit, Vergleich mit den SnPb-Lötverbindungen (SAC gegen SnPb, SnCu, SnBi, weitere)
- Ratschläge für Zuverlässigkeitsuntersuchungen, insbesondere auch Ansätze zur Vereinfachung von Zuverlässigkeitsuntersuchungen

**Referenten:** Dr. Gundolf Reichelt, Ing.-Büro für Elektroniktechnologie; Torsten Schmidt, ZAVT

**Zielgruppe:** Fachleute in Entwicklung, Baugruppenfertigung, QS- und Prüfbereichen

## Seminar 8:

### Professionelle Beschaffung elektronischer Baugruppen

Die Teilnehmer werden in den Stand versetzt, Baugruppen unter wirtschaftlichen und technologischen Gesichtspunkten effizient zu beschaffen.

#### Aus dem Inhalt:

- Veränderung der Märkte für Auftragsfertiger (EMS)
- Stärken und Schwächen der EMS
- Welche Erwartungen haben die Kunden (OEM) an die EMS?
- Welche Nöte haben EMS und OEM?
- Die Bedeutung der nichttechnischen Unternehmensprozesse
- ERP-Systeme müssen mehr Beachtung finden
- Wie erkennt man den richtigen EMS für sein Produktionspaket?
- Die Bedeutung der gegenseitigen Prozessabstimmung
- Standortvorteil Deutschland richtig nutzen
- Pro/Contra Fertigung in Deutschland/Osteuropa/Asien
- Das richtige Vorgehen beim Outsourcing

**Referent:** Hubertus Andreae, Unternehmensberatung DREI PLUS

**Zielgruppe:** MitarbeiterInnen aus den Einkaufs- und Beschaffungsbereichen, Vertrieb, Controlling, Fachleute in Entwicklung, Design und Baugruppenfertigung mit Beschaffungsaufgaben, Geschäftsführer

**Workshops**

|      |   |  |   |   |  |   |
|------|---|--|---|---|--|---|
| 8:00 | <b>Workshop 1</b><br>EDA-Anbieter stellen in Statements neue Produkte vor<br>- Altium<br>- Cenit<br>- FlowCAD<br>- Mentor Graphics<br>- Zuken | <b>Workshop 2</b><br>Impedanzkontrollierte Multilayer (Workflow vom Lagenaufbau bis zur Rückführung der Messergebnisse)<br><br>Hermann Reischer<br>James Stapley (Polar Instruments) | <b>Workshop 3</b><br>Fertigungsprozesse durch serviceorientierte Softwarearchitekturen (SOA) unterstützen<br><br>Holger Siebers<br>Franz Stieber (Kratzer Automation) | <b>Workshop 4</b><br>ESD-Sünden in Prozessabläufen – Blitze, die kaum einer kennt<br><br>Prof. Peter Jacob (EMPA, CH)<br>Uwe Thiemann (Rood Technology) | <b>Workshop 5</b><br>Reworkstrategien i.d. Baugruppenfertigung Lötprozessoptimierung, Rework-Automation<br><br>Helge Schimanski (Fraunhofer-ISIT)<br>Lothar Pietrzak (ZEVAC) | <b>Workshop 6</b><br>Von RoHS und WEEE zur EuP<br>Aktuelle Gesetzgebung<br><br>Dr. Otmar Deubzer (Fraunhofer-IZM) |
|------|---|--|---|---|--|---|

9:30

**Kaffeepause und Ausstellungen**

**Eröffnung und Plenum**

|       |  |   |
|-------|--|---|
| 10:00 | Begrüßung und Eröffnung (Dr. Werner Witte, FED)  | <b>Begleitprogramm am Freitag und Samstag</b><br><br>> Firmenausstellung<br>> IPC-Richtlinien-Ausstellung<br>> Fachliteraturausstellung |
| 10:10 | Grußadresse Stadt Bamberg (Werner Hipellus, Bürgermeister Stadt Bamberg)   |   |
| 10:20 | Management des Wandels – Überlebensfrage für Unternehmen und Organisationen der Industrie (Prof. Dr. Dr. Franz Josef Radermacher, Universität Ulm) |   |
| 11:20 | Kohlenstoff-Nanoröhrchen in der Aufbau- und Verbindungstechnik (Prof. Siegmund Roth, Max-Planck Institut)  |   |
| 11:50 | Employer Branding – Aufbau einer Arbeitgebermarke (Markus Eicher, Geschäftsführer wopr public relations)   |   |

12:30

**Mittagessen und Ausstellungen**

**Vorträge**

|       | <b>Management Unternehmensführung und Zukunftssicherung</b>                                   | <b>Design High-Speed, EMV, 3D-Design</b>   | <b>Innovative LP-Fertigung</b>   | <b>Zuverlässigkeit von Baugruppen</b>   | <b>Innovative Baugruppenfertigung</b>   | <b>Workshop 8</b>   |
|-------|---|--|--|---|---|---|
| 14:00 | Zukunftssicherung durch Innovation und Prozessoptimierung<br><br>Hubertus Andreae (DREI PLUS) | Designregeln für DDRx-Speichermodule<br><br>Dirk Müller (FlowCAD)  | Statusbericht Projekt „Leiterplatte 2010“<br>Elektronik-Praxis (EP), ILFA, unitel, Descontec, Taube Elektronik, IDS<br><br>Claudia Mallok (Elektronik Praxis)<br>Arnold Wiemers (ILFA) | Zuverlässigkeit von Baugruppen unter dem Einfluss elektrostatischer Ladungen<br><br>Bernd Schildwach (Quapro) | <b>Workshop 7</b><br><br>Mikrowellenunterstütztes Reflowlöten<br>Vorstellung und Ergebnisse des BMBF-Forschungsprojektes<br>- Grundlagen<br>- Material<br>- Anlagentechnik<br>- Zuverlässigkeit | Bedeutung und Einsatz von IPC-Richtlinien entlang der Wertschöpfungskette<br>- Design<br>- Leiterplattenfertigung<br>- Baugruppenfertigung<br>- Qualitätssicherung<br><br>Lars Wallin (IPC) |
| 14:30 |   | ECAD/MCAD-Design Kollaboration – vom Auftakt zur Lösung in nur 3 Jahren<br><br>Rainer Asfalg (Mentor Graphics) | Hochstrom und Logik in Kompakt 2D/3D Wirelaid-Technologie<br><br>Jürgen Westenkirchner (Jumatech)  | Zuverlässigkeit von Baugruppen und Systemen mittels Mission-Profile<br><br>Armin Gottschalk (RELNETyX AG)     |   |   |

15:00

**Kaffeepause und Ausstellungen**

|       |  |   |   |  |                               |                               |
|-------|--|---|---|--|-------------------------------|-------------------------------|
| 15:30 | Demographischer Wandel Die Weichen für die Zukunft stellen<br><br>Sabine Mainka (Daimler AG)           | Werkzeuge zur EMV-Simulation in der Automobil-Elektronik-Entwicklung<br><br>Prof. Dr.-Ing. Rainer Thüringer | Herstellung und Einsatz von flexiblen und starrflexiblen Leiterplatten<br><br>Dr.-Ing. Christoph Lehnberger (Andus)         | Grundlagen zur Zuverlässigkeit bleifreier Baugruppen<br><br>Dr. Gundolf Reichelt (Ing-Büro Dr. Reichelt)       | <b>Fortsetzung Workshop 7</b> | <b>Fortsetzung Workshop 8</b> |
| 16:00 | Neues Ausbildungsprogramm für die Baugruppen-Fertigung<br><br>Dr.-Ing. Thomas Ahrens (Fraunhofer-ISIT) | Andreas Eckel (FH Giessen)<br>Ralf Brüning (Zuken)  | Starrflexible Leiterplatten – Zuverlässigkeit und Materialauswahl für die Automobilindustrie<br><br>Dr. Lars Martin (Ruwel) | Anmerkungen zur Zuverlässigkeit bleifreier Lötverbindungen<br><br>Dr. Gundolf Reichelt (Ing-Büro Dr. Reichelt) |                               |                               |
| 16:30 | Neues Geschäftspotential, Zielmärkte für KMU<br><br>Wilfried Hofrichter (Innovand)                     | Automatische Platzierungs- und Autorouting-Werkzeuge der dritten Generation<br><br>Ralf Brüning (Zuken)     | Metallkerntechnologien Materialien und Prozesse<br><br>Thomas Mang (Korsten & Goossens)                                     | Einfluß der Lotpulverqualität auf die Zuverlässigkeit von Lötverbindungen<br><br>Uwe Pape (Fhg-IZM)            |                               |                               |
| 17:00 |  |   |   |  |                               |                               |

17:30 - 19:00 **Stadtführung durch die Altstadt von Bamberg**

19:00 - 24.00 **Festabend**

**Workshops**

|      |  |  |   |   |   |  |
|------|--|--|---|---|---|--|
| 8:30 | <b>Workshop 9</b><br>Optimieren von Bauteilplatzierungen in 3D (BMBF-Projekt VerSIPIektor)<br><br>Dr. Schröder, H. Polityko (IZM)<br>Dirk Müller (FlowCAD)<br>Dr. Thomas Krebs (MECADTRON) | <b>Workshop 10</b><br>Impedanzkontrollierte Multilayer (Workflow vom Lagenaufbau bis zur Rückführung der Messergebnisse)<br><br>Hermann Reischer James Stapley (Polar Instruments)<br><br><i>Wiederholung vom Freitag (8.00 Uhr)</i> | <b>Workshop 11</b><br>Ökonomischer Einsatz von Schablonenoptionen<br><br>Harald Grumm (Koenen)<br>Roland Mair (Mair-Elektronik) | <b>Workshop 12</b><br>Bauelemente-Qualifizierung zwischen Alles oder Nichts<br><br>Dr. Viktor Tiederle Armin Gottschalk (RELNETyX AG) | <b>Workshop 13</b><br>Leiterplattenfertigung unter dem Eindruck der RoHS<br>- Materialauswahl<br>- Parameter Tg, CTE, Td<br>- Zuverlässigkeit<br>- CAF-Resistance<br>- Fehlerbilder<br><br>Dr. Erik Biehl (Mutek) | <b>Workshop 14</b><br>Erfahrungen aus der praktischen Umsetzung der RoHS<br><br>Ralph-Michael Sander (EBM Papst)<br>Werner Fink (EGO)<br>Hubert Ebert (Jumo) |
|------|--|--|---|---|---|--|

10:00 **Kaffeepause und Ausstellungen**

**Vorträge**

|       |  |   |   |   |   |   |
|-------|--|---|---|---|---|---|
|       | <b>Management Trends und Analysen</b>  | <b>Design 3D-Design eCAD/mCAD</b>   | <b>Leiterplatten Innovation und Zuverlässigkeit</b>   | <b>Innovative Prozesse und Materialien, Traceability</b>  | <b>Workshop 15</b>  | <b>Workshop 16 Praxisworkshop</b>   |
| 10:30 | Von RoHS und WEEE zur EuP - Aktuelle Gesetzgebung<br><br>Dr. Otmar Deubzer (Fraunhofer IZM)                      | Das Origami-Prinzip 3D-Design von flexiblen Leiterplatten<br><br>Dirk Müller (FlowCAD)                  | Elektro-Optische Leiterplatten - Trends und aktuelle Forschung<br><br>Dr.-Ing. Ralf Rieske (TU Dresden) | Porenreduktion durch neue Technologien (Überdrucklöten)<br><br>Uwe Pape (Fraunhofer-IZM)                          | Berechnungen zur Strombelastbarkeit von Leiterbahnen, Simulation und Thermografie<br><br>Lothar Oberender Johann Hackl (Häusermann) | Reworksysteme im Einsatz Baugruppen-schonende Reworkprozesse, Demonstration verschiedener Geräte und Verfahren<br><br>Helge Schimanski (Fraunhofer ISIT)<br>Lothar Pietrzak (ZEVAC)<br>Herr Schiema (Finetech)<br>Gisbert Kropp (EVERTEC) |
| 11:00 | Methoden und Werkzeuge zur Sicherung der Richtlinienkonformität von Unternehmen<br><br>Bert Schulze (Technidata) | PLM-Datenmanagement für die mechatronische Produktentwicklung mit SAP PLM<br><br>Erich Großmann (Cenit) |   | Qualitätssteigerung und Kostenreduktion durch sichere Lötprozesse (Welle/Selektiv)<br><br>Jürgen Friedrich (ERSA) |   |   |

11:30 **Kaffeepause und Ausstellungen**

|       |   |   |   |   |                                   |   |
|-------|---|---|---|---|-----------------------------------|---|
| 11:45 | CO <sub>2</sub> -Bilanz (Carbon Footprint) elektronischer Komponenten durch Verknüpfung mit PLM (Product-Lifecycle-Management)-Systemen<br><br>Gregor Groß (Alpha-Board)<br>Dr. Constantin Hermann, Alexandra Saraev (PE-International) | Leiterplatten von Anfang an dreidimensional entwerfen Visualisierung in Echtzeit<br><br>Frank Krämer (Altium) | Verpackung, Transport, Lagerung und Trocknung von Leiterplatten<br><br>Erhardt Balthasar (Greule)                                     | Nanobeschichtete SMD-Schablonen mit Anti-Haft-Wirkung<br><br>Carmina Läntsch (LaserJob)               | <b>Fortsetzung</b><br>Workshop 15 | <b>Fortsetzung</b><br>Workshop 16<br><br>Musterbaugruppen der Teilnehmer sind willkommen. |
| 12:15 | Innovationen fördern und vermarkten<br><br>Dr. Oliver Hettmer (Steinbeis-Transferzentrum-Management- und Mittelstandsberatung)  | 3D-Konstruktion von flexiblen Schaltungsträgern<br><br>Dr. Thomas Krebs (MECADTRON)                           | Zuverlässige HDI-Leiterplatten - Designregeln, Microvias, Material und Fertigungstechnologien<br><br>Stefan Keller (Würth Elektronik) | Traceability mit System Hürden bei der Umsetzung überwinden<br><br>Franz Stieber (Kratzer Automation) |                                   |   |
| 12:45 | Design for Test Von der Fehlervermeidungsstrategie zur Teststrategie<br><br>Manfred Tillmann (Schlafhorst)  | Leiterplattentechnologie - Standard und Werkzeug zum Datenaustausch<br><br>Lothar Klein (LK-SoftWare)         | Nanofocus-Computer-Tomographie für BGA, CSP, QFP usw.<br><br>Christian Glier (Phoenix X-Ray)  |   |                                   |   |

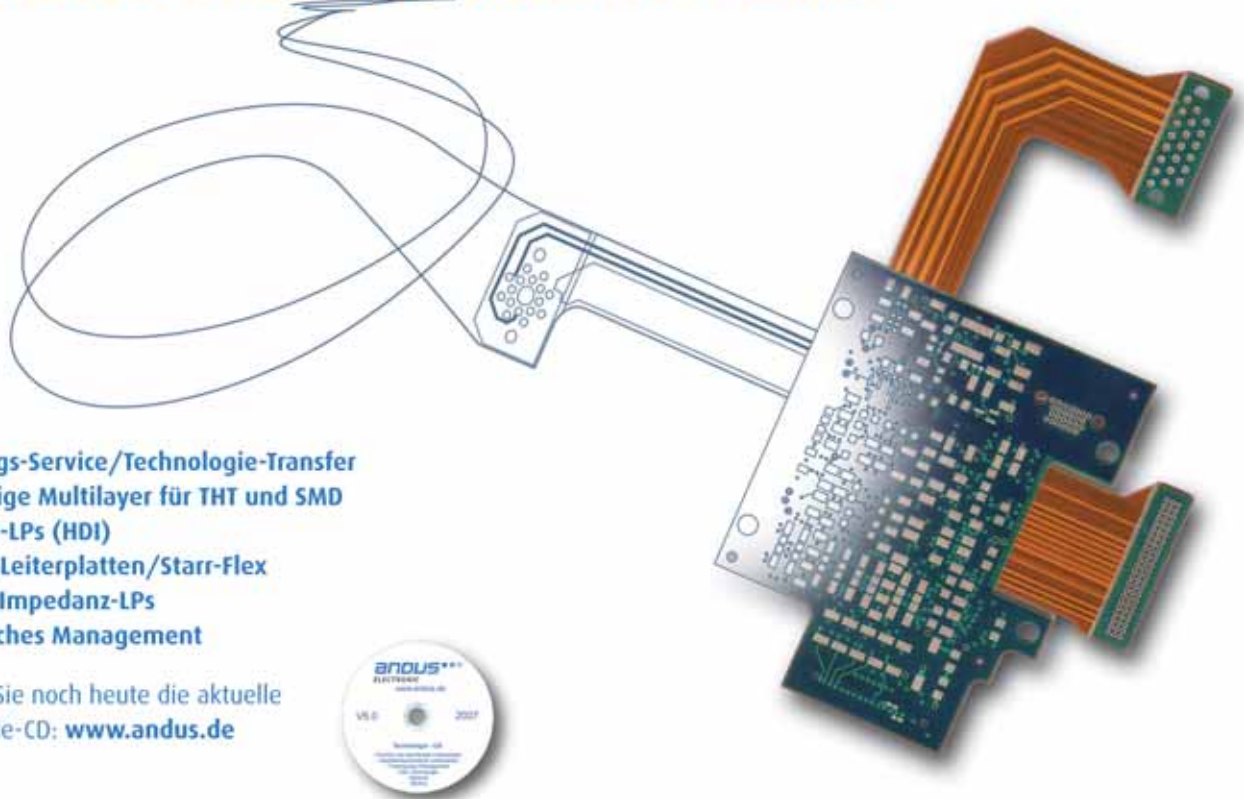
13:15 **Mittagessen und Ausstellungen, Ende der Konferenz 15:00**

**Freitag, 26. September  
19.00 - 24.00 Uhr  
Welcome Kongress Hotel**

**Joe Green und VoiceQ  
präsentieren Ihnen musikalische  
Klassiker und aktuelle Melodien!**



## Wir lassen Ihre Ideen Realität werden



- Beratungs-Service/Technologie-Transfer
- Hochlagige Multilayer für THT und SMD
- Microvia-LPs (HDI)
- Flexible Leiterplatten/Starr-Flex
- HF- und Impedanz-LPs
- Thermisches Management

Bestellen Sie noch heute die aktuelle Technologie-CD: [www.andus.de](http://www.andus.de)

ANDUS ELECTRONIC GmbH LEITERPLATTENTECHNIK · Görlitzer Straße 52 · 10997 Berlin · Germany · Fon +49 30 610006-0 · Fax +49 30 6116063 · [info@andus.de](mailto:info@andus.de) · [www.andus.de](http://www.andus.de)

## **WE**direkt. Circuit Boards & Stencils

### Focus: PCB-Shop

Lassen Sie Ihre Vorstellungen Wirklichkeit werden. Der **WE**direkt. Leiterplatten-Shop ist der einfachste und schnellste Weg zu Ihren Leiterplatten. Unser innovativer Konfigurator macht selbst komplexe Bestellungen zum Kinderspiel. Sie haben alles im Blick und wissen, dass Sie am Ende echte Würth Elektronik Qualität „made in Germany“ erhalten. Und das schon ab dem 1. Stück!

### Focus: Stencil-Shop

Sie müssen auf nichts verzichten. Neben den Leiterplatten bieten wir auch die Erstellungen von Schablonen online an. Denn wir haben verstanden, was Sie brauchen. Bestellen Sie Ihre Schablonen doch gleich mit. Das garantiert höchste Kompatibilität und Sicherheit. Wir bieten alle gängigen Ausführungen und Technologien, einfach konfiguriert, schnell geliefert. Überzeugen Sie sich am besten selbst!

powered by **WÜRTH ELEKTRONIK**

shape  
your  
ideas [www.wedirekt.de](http://www.wedirekt.de)



## Anmeldung zur 16. FED-Konferenz

Ich nehme an der Konferenz teil und buche folgende Leistung: [bitte ankreuzen]

| Nr.                         | Leistungsbeschreibung                                 | FED-Mitglieder | Nichtmitglieder |
|-----------------------------|---|----------------|-----------------|
| <input type="checkbox"/> 01 | Seminar 1-8 (25.09.) und Konferenz (26./27.09)        | 730 €          | 1.070 €         |
| <input type="checkbox"/> 02 | Seminar 1-8 (25.09.) und Konferenz (26.09.)           | 590 €          | 860 €           |
| <input type="checkbox"/> 03 | Seminar 1-8 (25.09.)                                  | 350 €          | 490 €           |
| <input type="checkbox"/> 04 | Konferenz (26./27.09.)                                | 410 €          | 610 €           |
| <input type="checkbox"/> 05 | Konferenz (26.09.)                                    | 270 €          | 400 €           |
| <input type="checkbox"/> 06 | Konferenz (27.09.)                                    | 180 €          | 260 €           |
| <input type="checkbox"/> 07 | Ausstellungsstand 6 m <sup>2</sup> inkl. Paket Nr. 04 | 890 €          | 1.100 €         |
| <input type="checkbox"/> 08 | 1 Extra-Standbetreuer                                 | 210 €          | 270 €           |
| <input type="checkbox"/> 09 | Begleitperson Festabend                               | 50 €           | 50 €            |

Für Position 1 bis 6 gilt: Bei einer Buchung bis Freitag, 8.8.2008, gewähren wir für beide Preisgruppen einen Nachlass von 10 %.

## Seminarbelegung

Ich werde am Donnerstag, 25.09.2008, an folgendem Seminar teilnehmen (da zeitgleich, bitte nur ein Seminar wählen) -bitte ankreuzen-

- Seminar 1: Design von Leiterplatten und Baugruppen
- Seminar 2: High-Speed-Leiterplattenentwurf unter Berücksichtigung der Signalintegrität
- Seminar 3: Abstrahl- und Störfestigkeitsverhalten von Leiterplatten und elektronischen Baugruppen
- Seminar 4: Wärmemanagement im Leiterplatten- und Baugruppen-Design
- Seminar 5: Leiterplattenbeschaffung unter technischen und kaufmännischen Gesichtspunkten
- Seminar 6: RoHS-konforme Baugruppen fehlerfrei und produktiv produzieren
- Seminar 7: Grundlagen zur Zuverlässigkeit bleifreier Lötverbindungen
- Seminar 8: Professionelle Beschaffung elektronischer Baugruppen

## Workshop-Belegung (Angaben für die Raumplanung notwendig)

Ich beabsichtige, an folgenden Workshops teilzunehmen (Inhalte umseitig beschrieben). Da die Workshops 1-6, 7/8, 9-14, 15/16 zeitgleich stattfinden, bitte jeweils nur einen Workshop morgens/nachmittags pro Tag ankreuzen.

Fr.  1  2  3  4  5  6 (morgens) Fr.  7  8 (nachmittags)  
Sa.  9  10  11  12  13  14 (morgens) Sa.  15  16 (nachmittags)

## Teilnahmebedingungen

Nach Eingang Ihrer Anmeldung erhalten Sie Ihre Rechnung als Teilnahmebestätigung. Der Rechnungsbetrag ist vor Veranstaltungsbeginn an den FED zu überweisen. Bei Stornierung der Anmeldung (nur schriftlich - es gilt der Poststempel) bis zum 12. September 2008 wird eine Gebühr von € 100,- fällig. Danach ist in jedem Fall der volle Beitrag zu zahlen. Bei Nichterscheinen oder verspäteter Abmeldung besteht kein Anspruch auf Rückerstattung der Teilnahmekosten. Ein(e) Ersatzteilnehmer(in) kann vor Beginn der Konferenz der Geschäftsstelle benannt werden. Die Konferenzgebühren sind Mehrwertsteuerfrei. Im Kostenbeitrag sind entsprechend Ihrer Buchung der Konferenzband, Mittagessen, Abendessen am Freitagabend und Pausengetränke enthalten. Bitte zahlen Sie erst nach Erhalt der Rechnung. Wir bitten Sie, Ihre Zimmerreservierung in den Hotels und die Bezahlung der Übernachtungskosten selbst vorzunehmen. Weitere Informationen dazu - nächste Seite.

## Verbindliche Anmeldung (FED-Fax: +49 (0) 30 834 18 31 oder unter [www.fed.de](http://www.fed.de))

Die Teilnahmebedingungen für die Konferenz bzw. das Seminar erkenne ich an.

Datum, Unterschrift

Firma/Abteilung

Rechnungsanschrift (Straße/PLZ/Ort)

Name, Vorname

Telefon/Fax/eMail

## Ausstellungen

Parallel zur Konferenz finden am 26. und 27.09. mehrere Ausstellungen statt:

### Firmenausstellung

Hier bieten Ihnen Designdienstleister, Leiterplatten- und Baugruppenproduzenten, EDA-Software-Anbieter, Zulieferanten und Institutionen ihre Produkte und Dienstleistungen an. Die Teilnahmebedingungen für interessierte Unternehmen und Institute finden Sie auf der Anmeldeseite dieses Flyers.

### IPC-Dokumenten-Ausstellung

Dieser Ausstellungsbereich ermöglicht Ihnen einen Einblick in das umfassende Richtlinienwerk unseres amerikanischen Partner-Fachverbandes IPC. Darüber hinaus werden die vom FED herausgegebenen deutschsprachigen Übersetzungen der wichtigsten IPC-Dokumente präsentiert.

### Fachliteratur-Ausstellung

Hier finden Sie eine repräsentative Auswahl aktueller und bewährter Fachbücher der Elektronikbranche. Ergänzt wird diese Ausstellung durch eine Präsentation von FED-Schriften.

## Faszination Weltkulturerbe Bamberg

Bamberg vereint 1000 Jahre Geschichte in einem städtebauhistorischen Gesamtkunstwerk europäischen Ranges. Die UNESCO hat dies mit der Vergabe des Titels „Weltkulturerbe“ für die gesamte Altstadt gewürdigt. Am 26.09. in der Zeit von 17:30 bis 19:00 Uhr haben Sie im Rahmen eines ausgedehnten Rundgangs Gelegenheit, die Einmaligkeit dieser Stadt auf sich wirken zu lassen.

## Festabend

Nach der Reise in die Vergangenheit erwartet Sie ein künstlerisch und kulinarisch abwechslungsreicher Abend im Hegel-Saal des Konzert- und Kongresszentrums. In einer humor- aber auch gefühlvollen Darbietung präsentiert Ihnen **Joe Green** Songs von den Beatles, John Denver, Elvis Presley, Simon & Garfunkel u.v.a. Mit von der Partie: **VoiceQ**, eine bemerkenswerte Vokalformation, die aus drei Sängern zusammengesetzt ist. Mit viel Pep und männlicher Ausstrahlung zelebriert die Gruppe eindrucksvoll

populäre A-Cappella-Musik, von Klassikern der Comedian Harmonists bis hin zu modernen Pophits.

## Reservierte Hotels

Das Welcome Kongress Hotel Bamberg bietet Ihnen Zimmer zu attraktiven Konditionen (EZ inkl. Frühstück: 95,00 €, DZ inkl. Frühstück: 116,00 €). Bitte nehmen Sie Ihre Buchung unter dem Hinweis „FED“ vor. Ein Buchungsformular finden Sie unter **www.fed.de** auf unseren Konferenzseiten. Hotelalternativen finden Sie ebenfalls bei uns im Internet. Mit Blick auf die Teilnehmerzahl der vergangenen Jahre empfehlen wir Ihnen, die Hotelbuchung möglichst bald vorzunehmen.

## Tagungsort, Anreise

Veranstaltungsort ist das WELCOME KONGRESS HOTEL Bamberg.

### Adresse:

Mußstrasse 7, 96047 Bamberg

Tel.: +49 (0) 951-7000-0, Fax.: +49 (0) 951-7000-516

Internet: **www.welcome-kongresshotel-bamberg.de**

eMail: **info@welcome-kongresshotel-bamberg.de**

Eine Anreisebeschreibung erhalten Sie auf der genannten Website oder unter **www.fed.de**. Es sind ausreichend Parkplätze in der Tiefgarage direkt unter dem Hotel vorhanden.

## Konferenzservice der FED-Geschäftsstelle

Die FED-Geschäftsstelle hält für Sie verschiedene ergänzende Unterlagen bereit, die Ihnen bei der Planung Ihres Bamberg-Besuchs nützlich sein können.

### Unsere Adresse:

FED e.V.

Alte Jakobstraße 85/86

D-10179 Berlin

Tel.: +49 (0) 30 834 90 59, Fax: +49 (0) 30 834 18 31

eMail: **info@fed.de**

Internet: **www.fed.de**

Ihre Ansprechpartner: Antje Brandt, Christina Griegel, Michael Ihnenfeld, Dr. Stephan Weyhe.

